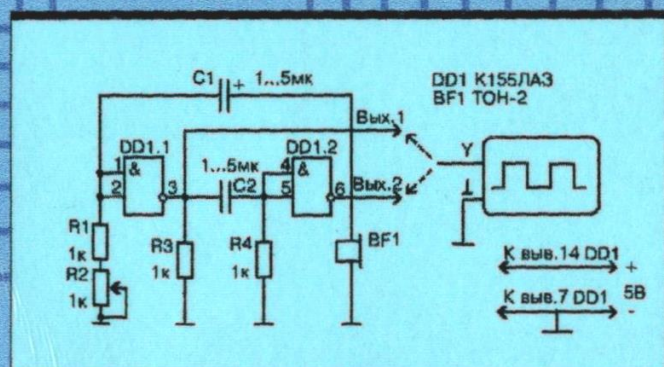


Головин П.П.  
Практические  
ОСНОВЫ  
цифровой  
ТЕХНИКИ





---

---

ООО Ученическая учебно-методическая и  
производственная фирма «Импульс»

Головин П.П.

*Практические  
основы цифровой  
техники*

Ишеевка  
2000 г.



---

УДК 621  
ББК 32.8  
Г 61

**Рецензенты**

В.А.Коровин, заслуженный учитель Российской Федерации, кандидат педагогических наук, начальник отдела естественно-математического образования Министерства образования Российской Федерации.

В.Н.Рогов, кандидат технических наук, доцент, декан радиотехнического факультета Ульяновского Государственного Технического Университета.

**Г 61 ГОЛОВИН П.П.**  
**ПРАКТИЧЕСКИЕ ОСНОВЫ ЦИФРОВОЙ ТЕХНИКИ:**  
- Ишеевка, изд-во «Импульс», 2000 г., - 84с.

Книга предназначена для практического изучения основ цифровой техники на кружковых и факультативных занятиях с учащимися среднего и старшего возраста, а также самостоятельного домашнего экспериментирования на базе одноименного комплекта.

ББК 32.84я92

© П.П.Головин , 2000

© Оформление, изд-во «Импульс», 2000



# Содержание.

|                                                                                                  |           |
|--------------------------------------------------------------------------------------------------|-----------|
| <b>Введение.....</b>                                                                             | <b>3</b>  |
| <b>1 (0001). Система счисления в цифровой технике.....</b>                                       | <b>6</b>  |
| 1.1 (0001-0001). Цифровая техника в современной жизни.....                                       | 6         |
| 1.2 (0001-0010). Система счисления.....                                                          | 6         |
| 1.3 (0001-0011). Двоичная система счисления.....                                                 | 8         |
| 1.4 (0001-0100). Двоичный четырёхразрядный код.....                                              | 8         |
| 1.5 (0001-0101). Двоичные числа в ЭВМ как электрические<br>импульсы.....                         | 9         |
| <b>2 (0010). Логические элементы.....</b>                                                        | <b>11</b> |
| 2.1 (0010-0001). Основной логический элемент И.....                                              | 11        |
| 2.2 (0010-0010). Основной логический элемент ИЛИ.....                                            | 12        |
| 2.3 (0010-0011). Основной логический элемент НЕ.....                                             | 13        |
| 2.4 (0010-0100). Комбинированный логический элемент И-НЕ.....                                    | 14        |
| 2.5 (0010-0101). Комбинированный логический элемент ИЛИ-НЕ.....                                  | 15        |
| 2.6 (0010-0110). Сводная таблица логических элементов.....                                       | 16        |
| 2.7 (0010-0111). Демонстрационные блоки логических элементов.....                                | 17        |
| <b>3 (0011). Цифровые микросхемы.....</b>                                                        | <b>18</b> |
| 3.1 (0011-0001). Серии цифровых микросхем.....                                                   | 18        |
| 3.2 (0011-0010). Питание микросхем.....                                                          | 19        |
| 3.3 (0011-0011). Знакомство с микросхемой К155ЛА3.....                                           | 23        |
| 3.4 (0011-0100). Проверка исправности микросхемы.....                                            | 22        |
| 3.5 (Логические уровни микросхемы.....                                                           | 23        |
| 3.6 (0011-0110). Индикация логических состояний.....                                             | 25        |
| 3.7 (0011-0111). Электрическая схема логического элемента 2И-НЕ.....                             | 27        |
| 3.8 (0011-1000). Элемент И-НЕ как элемент НЕ.....                                                | 30        |
| 3.9 (0011-1001). Элемент 2И-НЕ как элемент И.....                                                | 31        |
| 3.10 (0011-1010). Элемент 2И-НЕ как элемент ИЛИ.....                                             | 32        |
| 3.11 (0011-1011). Основные логические элементы на базе элемента<br>2ИЛИ-НЕ.....                  | 33        |
| <b>4 (0100). Мультивибратор.....</b>                                                             | <b>36</b> |
| 4.1 (0100-0001). Симметричный мультивибратор.....                                                | 36        |
| 4.2 (0100-0010). Мультивибратор с регулируемой частотой.....                                     | 37        |
| 4.3 (0100-0011). Мультивибратор - переключатель ламп.....                                        | 39        |
| 4.4 (0100-0100). Мультивибратор как звуковой генератор.....                                      | 40        |
| 4.5 (0100-0101). Мультивибратор - генератор импульсов прямоугольной<br>формы.....                | 41        |
| 4.6 (0100-0110). Исследование работы мультивибраторов, собранных на<br>логических элементах..... | 43        |
| 4.7 (0100-0111). Мультивибратор на трёх логических элементах.....                                | 46        |
| 4.8 (0100-1000). Мультивибратор на четырёх логических элементах.....                             | 50        |
| 4.9 (0100-1001). Совместная работа двух мультивибраторов.....                                    | 51        |
| 4.10 (0100-1010). Ждущий мультивибратор.....                                                     | 53        |
| <b>5 (0101). Триггеры.....</b>                                                                   | <b>57</b> |
| 5.1 (0101-0001). Триггер.....                                                                    | 57        |
| 5.2 (0101-0010). Асинхронный RS-триггер.....                                                     | 58        |
| 5.3 (0101-0011). Синхронный RS-триггер.....                                                      | 62        |
| 5.4 (0101-0100). D-триггер.....                                                                  | 66        |
| 5.5 (0101-0101). D-триггеры микросхемы К155ТМ2.....                                              | 68        |
| 5.6 (0101-0110). Т-триггер.....                                                                  | 73        |
| 5.7 (0101-0111). JK-триггер.....                                                                 | 75        |
| 5.8 (0101-1000). JK-триггер К155ТВ1.....                                                         | 76        |
| <b>Литература.....</b>                                                                           | <b>81</b> |
| <b>Содержание.....</b>                                                                           | <b>81</b> |

---

## Введение

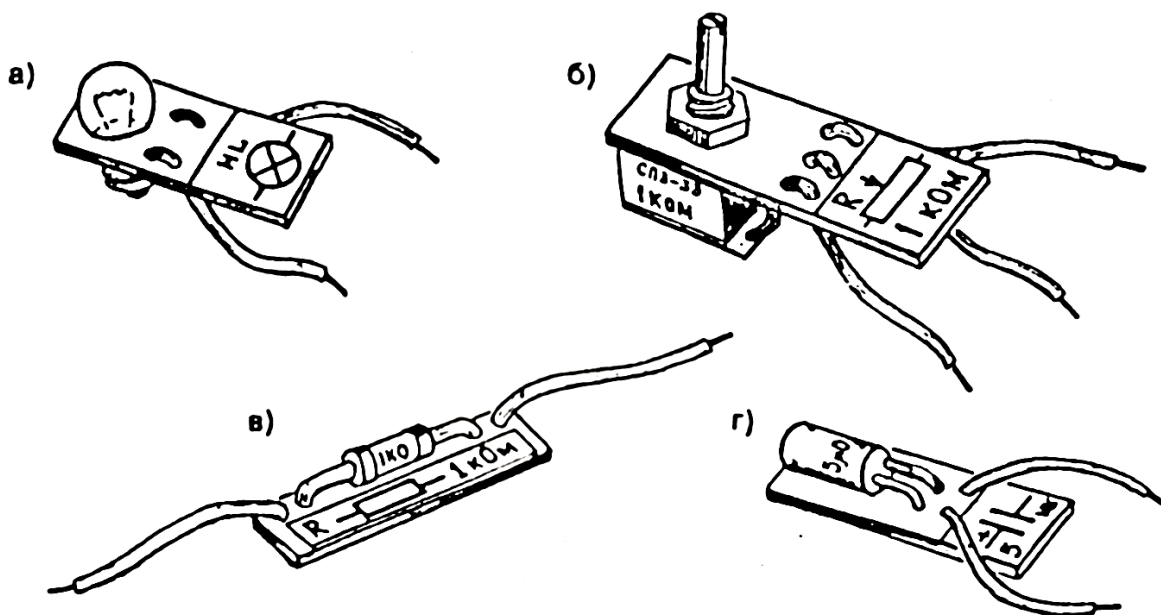
Предлагаемая книга «Практические основы цифровой техники» входит в состав одноимённого комплекта, предназначенного для практического изучения основ цифровой техники на уроках информатики, физики, трудового обучения, на кружковых и факультативных занятиях с учащимися среднего и старшего возраста, а также самостоятельного домашнего экспериментирования.

**Комплект также содержит:**

- набор деталей (миниатюрные лампы накаливания, постоянные и переменные резисторы, конденсаторы, светодиоды, телефонный капсюль и т.д.); детали установлены на специальных площадках, где указаны условные графические обозначения, и снабжены соединительными выводами (рис.1);

- специальную плату для макетирования изучаемых конструкций; внешний вид платы показан на рис.2. Она представляет собой пластину 1 из стеклотекстолита (или иного диэлектрического материала), на которой из фольгированных участков или медных проводников сформированы шины питания 2, опорные площадки 3 для соединения деталей между собой, установлены панели 4 для микросхем.

Изучаемые радиоэлектронные конструкции собираются на макетной плате посредством электрической пайки. На рис.3 приведена электрическая схема мультивибратора и показан способ её сборки на макетной плате.





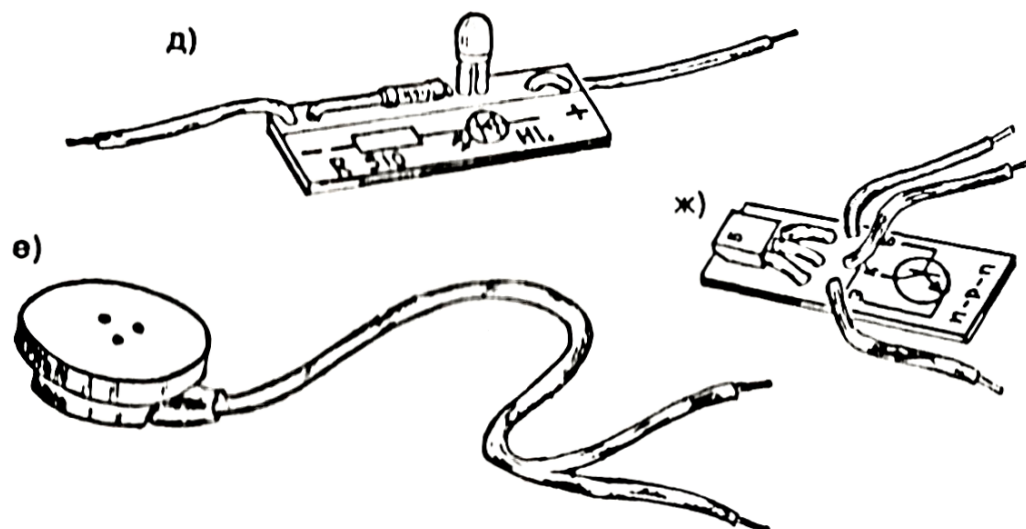


Рис. 1. Детали комплекта: а) лампа; б) переменный резистор; в) резистор; г) конденсатор; д) светодиод с ограничительным резистором; е) телефонный капсюль; ж) транзистор.

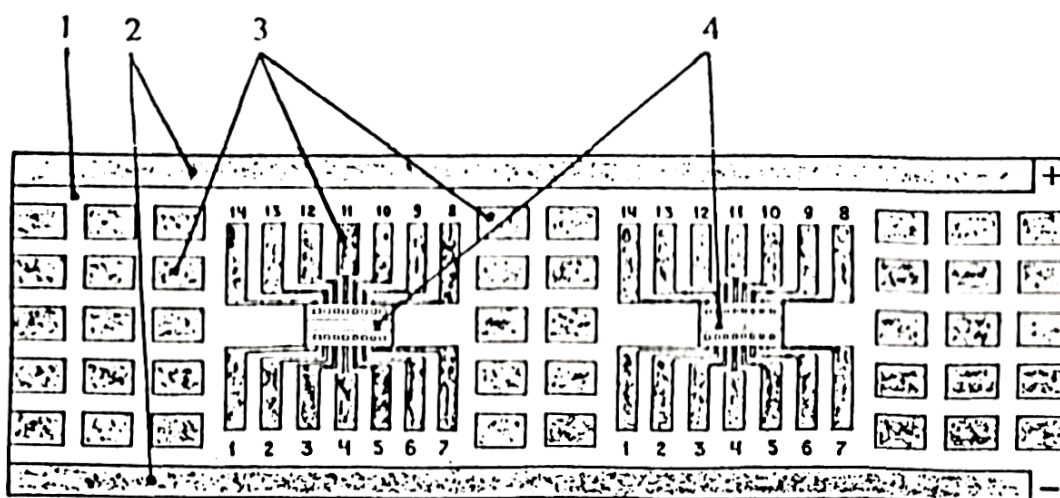


Рис.2. Макетная плата: 1) пластина из стеклотекстолита; 2) шины для подачи электропитания; 3) опорные площадки для соединения деталей между собой; 4) панели для установки микросхем, выводы которых соединены с пронумерованными опорными площадками.

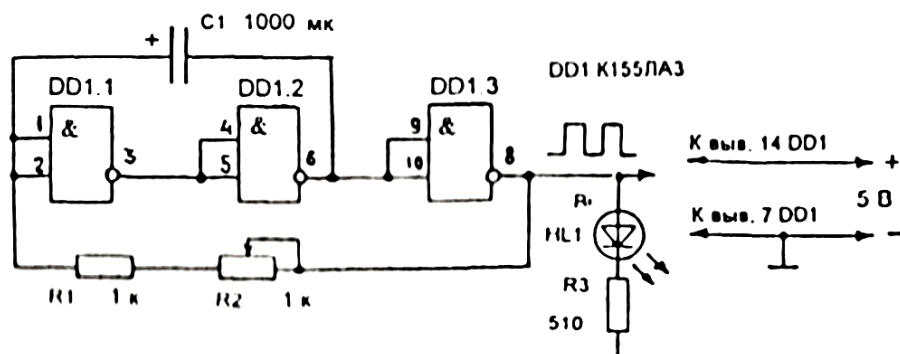


Рис. 3а. Электрическая схема мультивибратора-мигалки.

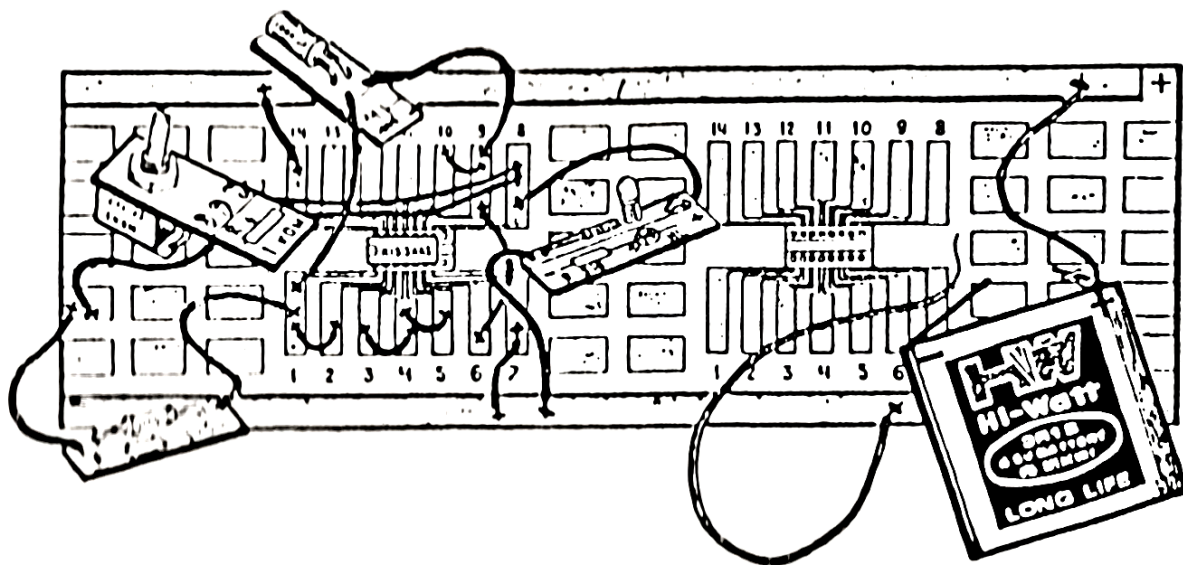


Рис. 3б. Способ сборки мультивибратора на макетной плате. Детали (кроме микросхемы) соединяются между собой способом навесной электрической пайки. Выводы 14 и 7 через шины питания подключаются к источнику тока.



---

# 1 (0001). Система счисления в цифровой технике.

## 1.1 (0001-0001). Цифровая техника в современной жизни.

Современный этап развития человеческого общества характеризуется всё возрастающим проникновением электроники в нашу повседневную жизнь. Сегодня невозможно представить без электроники ни одну область человеческой деятельности: промышленность, сельское хозяйство, транспорт, связь, здравоохранение, культуру, научные исследования, быт и т.д.

Электроника, возникшая в начале 20 века, развивалась в направлении миниатюризации приборов, повышения их быстродействия, снижения энергопотребления, улучшения качества и надёжности работы. Эта тенденция развития привела к появлению в конце пятидесятих-начале шестидесятих годов микроэлектроники, основанной на интегральных (цельных, неразрывных, связанных) миниатюрных электронных блоках, содержащих транзисторы, диоды, резисторы, конденсаторы, оформленные в едином корпусе и выполняющие определённые функциональные назначения. Если первые интегральные схемы (ИС) содержали всего несколько деталей, в современных их насчитываются тысячи (в больших ИС - БИС), сотни тысяч (в сверхбольших ИС - СБИС) или даже миллионы (в ультрабольших ИС - УБИС).

Интегральные схемы по своим выполняемым функциям делятся на два основных класса - **аналоговые и цифровые**. **Аналоговые интегральные схемы**, у которых выходной сигнал по форме аналогичен входному, предназначены для приёма, преобразования и выдачи сигналов посредством непрерывного изменения напряжения и силы тока. Они широко применяются в радиовещательной, телевизионной, звукозаписывающей и воспроизводящей аппаратуре.

**Цифровые ИС** основаны на использовании скачкообразно изменяющегося сигнала (напряжения или силы тока), представленного в виде цифрового кода.

## 1.2 (0001-0010). Система счисления.

В повседневной жизни мы пользуемся десятичной системой счисления. Почему именно 10, а не 2, 8, 16 или любое другое число? Причина, видимо в том, что у наших предков - изобретателей десятичной системы, как и у нас, было 10 пальцев на руках (на ногах тоже) и число 10 удобно служило основанием

---

для счисления.

Понятно, что основанием для счисления можно выбрать в принципе любое число. Например, существует восьмеричная система счисления с основанием 8, шестнадцатеричная с основанием 16 и другие. Однако для большинства электронно-вычислительных машин (ЭВМ) выбрана двоичная система счисления, в которой всего две цифры: 1 и 0.

### **Задание № 1.2.1**

По таблице 1.2.1 сравните десятичную, двоичную, восьмеричную и шестнадцатеричную системы счисления.

Таблица 1.2.1

| <b>СИСТЕМА СЧИСЛЕНИЯ</b> |          |              |                   |
|--------------------------|----------|--------------|-------------------|
| десятичная               | двоичная | восьмеричная | шестнадцатеричная |
| 1                        | 1        | 1            | 1                 |
| 2                        | 10       | 2            | 2                 |
| 3                        | 11       | 3            | 3                 |
| 4                        | 100      | 4            | 4                 |
| 5                        | 101      | 5            | 5                 |
| 6                        | 110      | 6            | 6                 |
| 7                        | 111      | 7            | 7                 |
| 8                        | 1000     | 10           | 8                 |
| 9                        | 1001     | 11           | 9                 |
| 10                       | 1010     | 12           | A                 |
| 11                       | 1011     | 13           | B                 |
| 12                       | 1100     | 14           | C                 |
| 13                       | 1101     | 15           | D                 |
| 14                       | 1110     | 16           | E                 |
| 15                       | 1111     | 17           | F                 |
| 16                       | 10000    | 20           | 10                |
| 17                       | 10001    | 21           | 11                |
| 18                       | 10010    | 22           | 12                |
| 19                       | 10011    | 23           | 13                |
| ..                       | .....    | --           | --                |
| 25                       | 11001    | 31           | 19                |
| 26                       | 11010    | 32           | 1A                |
| 27                       | 11011    | 33           | 1B                |
| ..                       | .....    | --           | --                |
| 31                       | 11111    | 37           | 1F                |
| 32                       | 100000   | 40           | 20                |
| 33                       | 100001   | 41           | 21                |
| ..                       | .....    | --           | --                |
| 40                       | 101000   | 50           | 28                |

| <b>СИСТЕМА СЧИСЛЕНИЯ</b> |          |              |                   |
|--------------------------|----------|--------------|-------------------|
| десятичная               | двоичная | восьмеричная | шестнадцатеричная |
| 41                       | 101001   | 51           | 29                |
| 42                       | 101010   | 52           | 2A                |
| -                        | .....    | --           | -                 |
| 46                       | 101110   | 56           | 2E                |
| 47                       | 101111   | 57           | 2F                |
| 48                       | 110000   | 60           | 30                |
| 49                       | 110001   | 61           | 31                |
| 50                       | 110010   | 62           | 32                |
| ..                       | .....    | --           | --                |
| 62                       | 111110   | 76           | 3E                |
| 63                       | 111111   | 77           | 3F                |
| 64                       | 1000000  | 100          | 40                |
| 65                       | 1000001  | 101          | 41                |
| 66                       | 1000010  | 102          | 42                |
| 67                       | 1000011  | 103          | 43                |
| ..                       | .....    | ---          | --                |
| 79                       | 1001111  | 117          | 4F                |
| 80                       | 1010000  | 120          | 50                |
| 81                       | 1010001  | 121          | 51                |
| ..                       | .....    | ---          | --                |
| 88                       | 1011000  | 130          | 58                |
| 89                       | 1011001  | 131          | 59                |
| 90                       | 1011010  | 132          | 5A                |
| 91                       | 1011011  | 133          | 5B                |
| ..                       | .....    | ---          | --                |
| 98                       | 1100010  | 141          | 62                |
| 99                       | 1100011  | 142          | 63                |
| 100                      | 1100100  | 143          | 64                |
| ---                      | .....    | ---          | --                |

---

## 1.3 (0001-0011). Двоичная система счисления.

Удобство двоичной системы счисления для вычислительной техники заключается в том, что машине нужно распознавать только два разного типа знака - 0 и 1, чем 10 в десятичной, 8 - в восьмеричной, 16 - в шестнадцатеричной системах. Это преимущество оказалось решающим в её выборе для большинства ЭВМ. Точно так же, как в азбуке Морзе значками «точка» и «тире» можно выразить любую мысль, так в цифровой технике любую передаваемую, принимаемую и преобразуемую информацию можно выразить двоичным кодом - набором нулей и единиц. Любое привычное нам десятичное число можно представить как совокупность нулей и единиц двоичной системы (таблица 1.2.1).

### **Задание 1.3.1.**

1. Выпишите из таблицы 1.2.1 соответствующие десятичным числам 1, 2, 4, 8, 16, 32, 64 коды двоичной системы и установите закономерную связь между ними.
2. Вышеназванные числа можно представить как  $1=2^0$ ,  $2=2^1$ ,  $4=2^2$ ,  $8=2^3$ . Преобразуйте аналогичным способом числа 16, 32, 64, 128, 256, 512, 1024, 2048.
3. Выразите десятичные числа 17, 24, 36, 72, 87, 101 в двоичной системе счисления.

## 1.4 (0001-0100). Двоичный четырёхразрядный код.

Выполняя задание 1.3.1, Вы поняли, что многоразрядные числа десятичной системы в двоичном коде громоздки и неудобны для пользования. Например, привычные нам числа 105, 1024, 10378 в двоичной системе выглядят как 1101001, 1000000000, 10100010001010. В ЭВМ более удобным оказался двоично-десятичный код, где каждую цифру десятичной системы представляют двоичным четырёхразрядным кодом согласно таблице 1.4.1.

Обратите внимание на то, что в основе взаимных преобразований двоичных и десятичных чисел лежит число 2. Преобразование осуществляется согласно коду 8-4-2-1. Из таблицы 1-4-1 видно, что наибольшим десятичным числом, выраженным двоичным четырёхразрядным кодом, является 15. Для десятичных чисел, для выражения которых в двоичной системе требуется более четырёх разрядов (числа 16 и больше), применяют двоично-десятичный код, где каждая десятичная цифра представляется четырёхразрядным двоичным числом. Например, десятичные числа 16, 125, 2379 выглядят соответственно как 0001 0110, 0001 0010 0101 и 0010 0011 0111 1001.



Таблица 1.4.1

| Десятичное<br>число | Четырёхразрядное<br>двоичное число |       |       |       |
|---------------------|------------------------------------|-------|-------|-------|
|                     | $2^3$                              | $2^2$ | $2^1$ | $2^0$ |
|                     | 8                                  | 4     | 2     | 1     |
| 0                   | 0                                  | 0     | 0     | 0     |
| 1                   | 0                                  | 0     | 0     | 1     |
| 2                   | 0                                  | 0     | 1     | 0     |
| 3                   | 0                                  | 0     | 1     | 1     |
| 4                   | 0                                  | 1     | 0     | 0     |
| 5                   | 0                                  | 1     | 0     | 1     |
| 6                   | 0                                  | 1     | 1     | 0     |
| 7                   | 0                                  | 1     | 1     | 1     |
| 8                   | 1                                  | 0     | 0     | 0     |
| 9                   | 1                                  | 0     | 0     | 1     |
| 10                  | 1                                  | 0     | 1     | 0     |
| 11                  | 1                                  | 0     | 1     | 1     |
| 12                  | 1                                  | 1     | 0     | 0     |
| 13                  | 1                                  | 1     | 0     | 1     |
| 14                  | 1                                  | 1     | 1     | 0     |
| 15                  | 1                                  | 1     | 1     | 1     |

### **Задание 1.4.1**

1. Выразите приведённые в начале этого параграфа десятичные числа 105, 1024, 10378 двоично-десятичным кодом, пользуясь таблицей 1-4-1.
2. Переведите приведённые ниже двоично-десятичные числа в десятичные: 0111 0110, 0100 0010 1001, 0101 0011 0110 0000 0001.

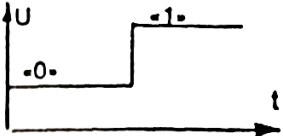
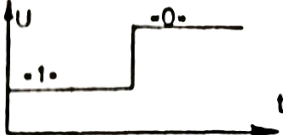
## **1.5 (0001-0101). Двоичные числа в ЭВМ как электрические импульсы.**

В большинстве цифровых микросхемах входные и выходные сигналы представлены высоким и низким уровнями напряжений, которым соответствуют логические значения единицы (1) и нуля (0). Отличают положительную и отрицательную логику.

Из таблицы 1.5.1 видно, что если напряжение высокого уровня рассматривать как логическую 1, а напряжение низкого уровня как логический

0, то такую логику называют положительной. Если же за логическую 1 принимают напряжение низкого уровня, а логический 0 - напряжение высокого уровня, то данную логику называют отрицательной.

Таблица 1.5.1

| Вид логики    | Уровень напряжения                                                                 |
|---------------|------------------------------------------------------------------------------------|
| положительная |  |
| отрицательная |  |

**Примечание:** В данном пособии мы будем экспериментировать только с микросхемами с положительной логикой.

## 2 (0010). Логические элементы.

### 2.1 (0010-0001). Основной логический элемент И.

Из нескольких десятков логических операций, которые выполняются цифровыми (логическими) микросхемами, в вычислительной технике основными являются операции, осуществляемые элементами И, ИЛИ, НЕ.

Условное графическое обозначение логического элемента И показано на рисунке 2.1.1. Его условным символом является знак  $\&$  внутри прямоугольника. Слева у прямоугольника - логические входы  $X_1$  и  $X_2$  (их может быть и больше), справа - выход  $Y$ . Логика действия элемента И состоит в том, что напряжение высокого уровня - логическая 1 - на выходе появляется только тогда, когда сигналы такого же уровня будут поданы на все входы элемента. В цифровой технике элемент И выполняет операцию логического умножения, которая называется **конъюнкцией**.

Разобраться в принципе действия логического элемента И помогает его электрический аналог (рисунок 2.1.1б), составленный из источника питания  $GB1$ , парных тумблерных выключателей  $SA1$ ,  $SA2$  и ламп накаливания  $HL1$  -  $HL3$  (МН6,3 В x 0,3 А). Загорание ламп имитирует наличие логической 1 на входах или выходе элемента И.

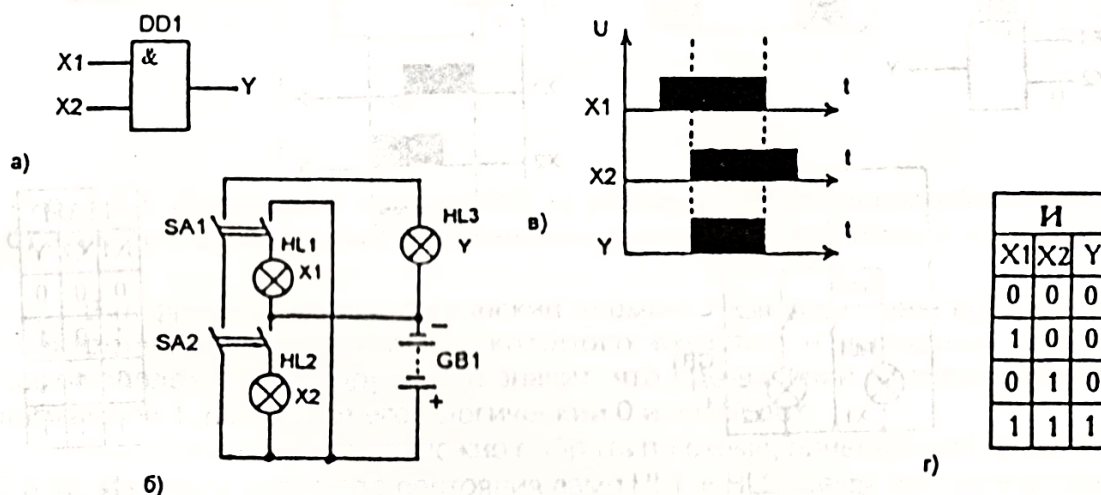


Рис.2.1.1. Логический элемент И: а) условное графическое обозначение; б) электрический аналог; в) временные диаграммы; г) таблица истинности.



Из схемы электрического аналога ясно, что лампа накаливания HL3 на выходе элемента И загорается только тогда (логическая 1), когда контакты выключателей SA1 и SA2 будут замкнуты одновременно и загорятся лампы HL1 и HL2 (логическая 1) на входах элемента.

На рисунке 2.1.1в изображены временные диаграммы электрических процессов, которые дают представление о работе логического элемента И. Сначала электрический сигнал высокого уровня, соответствующий логической 1, появляется на входе X1. С некоторым запаздыванием такой же сигнал появляется и на входе X2. На выходе Y элемента И логическая единица фиксируется в тот период, пока на обоих входах удерживаются сигналы, соответствующие напряжению высокого уровня (логическая 1).

На рисунке 2.1.1г представлена таблица истинности, наглядно показывающая состояние и логическую связь между входными и выходными сигналами логического элемента И. Из таблицы понятно, что логическая 1 на выходе Y появляется только тогда, когда она присутствует на всех входах одновременно. Во всех других случаях на выходе элемента - логический 0.

## 2.2 (0010-0010). Основной логический элемент ИЛИ.

Условное графическое обозначение логического элемента ИЛИ показано на рисунке 2.2.1а. Условным символом элемента ИЛИ является цифра 1 внутри прямоугольника. Слева у прямоугольника - логические входы X1 и X2 (как у элемента И их может быть и больше), справа - выход Y.

Логическая 1 на выходе Y элемента ИЛИ появляется при наличии её на одном из входов X1 и X2 или одновременно на них обоих.

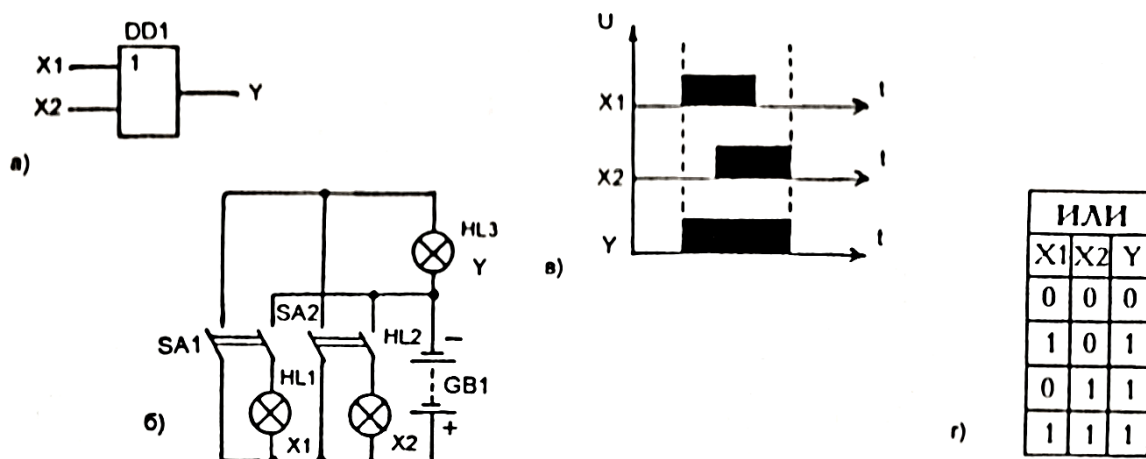


Рис. 2.2.1. Логический элемент ИЛИ: а) условное графическое обозначение; б) электрический аналог; в) временные диаграммы; г) таблица истинности.

На рисунке 2.2.1б приведён электрический аналог действия элемента ИЛИ. Из схемы видно, что лампа HL3 на выходе загорается всякий раз, когда загорается хотя бы одна из двух ламп HL1, HL2 или обе одновременно.

Как было уже сказано выше, загорание ламп символизирует наличие электрического сигнала высокого уровня в данной точке, т.е. логической 1. Значит, у элемента ИЛИ появление логической 1 на любом входе отдельно или на всех входах одновременно вызывает появление такого же сигнала и на выходе Y. Об этом же свидетельствуют временные диаграммы (рисунок 2.2.1в) и таблица истинности (2.2.1г) логического элемента ИЛИ. Элемент ИЛИ в цифровой технике выполняет операцию логического сложения, которую называют **дизъюнкцией**.

## 2.3 (0010-0011). Основной логический элемент НЕ.

Условное графическое обозначение логического элемента НЕ показано на рисунке 2.3.1а. У него, как и у элемента ИЛИ, условным символом является цифра 1 внутри прямоугольника, но имеется только один вход и один выход. Линия связи выходного сигнала начинается с небольшого кружка, символизирующего операцию логического отрицания НЕ, которую называют **инверсией**.

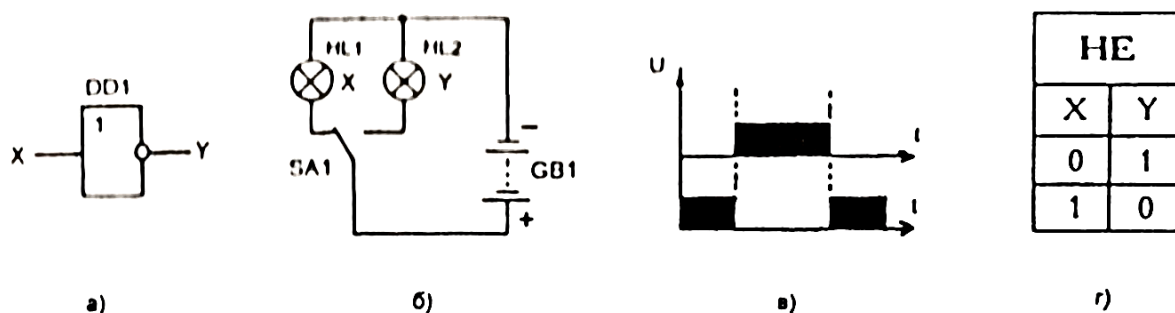


Рис. 2.3.1. Логический элемент НЕ: а) условное графическое обозначение; б) электрический аналог; в) временные диаграммы; г) таблица истинности.

В цифровой технике логический элемент НЕ является инвертором, т.е. электронным устройством, у которого входные и выходные сигналы противоположны друг другу. Это значит, что при наличии на входе элемента логической 1, на выходе его - логический 0 и наоборот.

Электрический аналог можно собрать по схеме, приведённой на рисунке 2.3.1б. Из схемы видно, что состояния ламп HL1 и HL2 всегда противоположны. Если одна из них загорается, другая при этом гаснет, и наоборот.

На рисунках 2.3.1в и 2.3.1г даны диаграммы работы элемента НЕ и таблица истинности логической связи между входным и выходным сигналами.

## 2.4 (0010-0100). Комбинированный логический элемент И-НЕ.

Логический элемент И-НЕ является комбинацией элементов И и НЕ. Как видно из рисунка 2.4.1а, на его условном графическом обозначении есть знак & - символ элемента И и небольшой кружок на линии выхода сигнала, символизирующий элемент логического отрицания НЕ. У элемента И-НЕ один выход и два (или больше) входа.

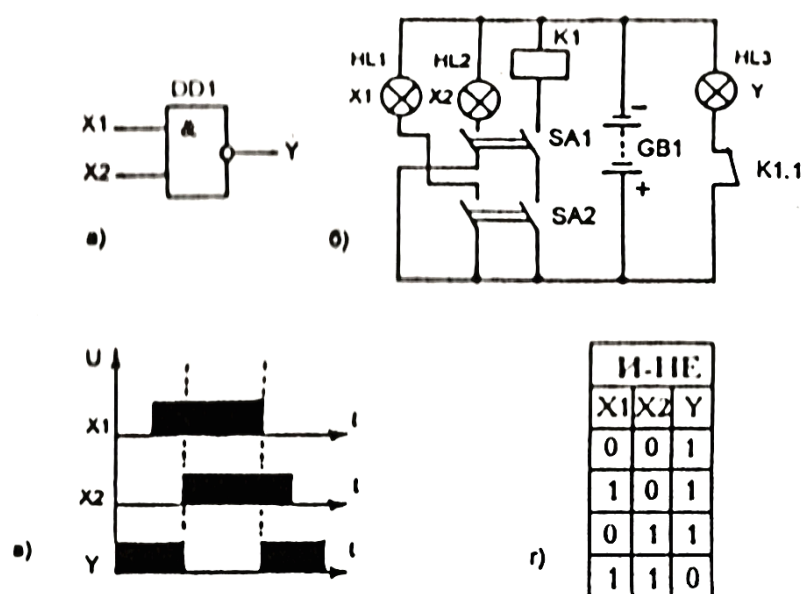


Рис. 2.4.1. Логический элемент 2И-НЕ: а) условное графическое обозначение; б) электрический аналог; в) временные диаграммы; г) таблица истинности.

Электрический аналог элемента, приведённый на рисунке 2.4.1б, помогает разобраться в принципе действия логического элемента И-НЕ. Электромагнитное релe K1 при разомкнутых контактах выключателей SA1 и SA2, подключённых последовательно с обмоткой релe, своими нормально замкнутыми контактами K1.1 питает цепь лампы HL3 на выходе элемента, символизируя присутствие здесь логической 1. При этом лампы HL1 и HL2 на входах X1 и X2 не горят, имитируя состояние логического 0. Как видно из схемы, поочерёдное включение любого из выключателей (ламп HL1 и HL2) состояния лампы HL3 не меняет. Она гаснет (логический 0) только в том случае, когда загораются обе лампы (логическая 1 на всех входах).

Исходя из этого можно сделать вывод, что при сигнале низкого уровня (0) на одном или всех входах элемента И-НЕ, на выходе действует сигнал высокого уровня (1), который изменится на 0 только при появлении 1 на всех входах одновременно. В этом можно убедиться, изучая временные диаграммы работы элемента (рисунок 2.4.1в) и таблицу истинности логической связи между входными и выходными сигналами (рисунок 2.4.1г).

Если у элемента И-НЕ соединить все входы вместе (рисунок 2.4.2), то он



превратится в элемент НЕ, выполняющий функции инвертора. Это значит, что если на объединённые входы элемента И-НЕ подать сигнал высокого (или низкого) уровня, то на выходе возникает сигнал противоположного уровня. Это свойство инвертора логического элемента И-НЕ широко используется в устройствах цифровой техники.

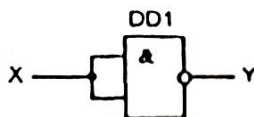


Рис. 2.4.2. Включение элемента 2И-НЕ как элемента НЕ.

## 2.5 (0010-0101). Комбинированный логический элемент ИЛИ-НЕ.

Ещё одним широко распространённым комбинированным логическим элементом является элемент ИЛИ-НЕ, условное обозначение и таблица истинности которого приведены на рисунках 2.5.1а и б.



а)

| ИЛИ-НЕ |    |   |
|--------|----|---|
| X1     | X2 | Y |
| 0      | 0  | 1 |
| 0      | 1  | 0 |
| 1      | 0  | 0 |
| 1      | 1  | 0 |

б)

Рис. 2.5.1. Логический элемент ИЛИ-НЕ: а) условное обозначение; б) таблица истинности.

Если у элемента ИЛИ-НЕ использовать только один из входов (рис. 2.5.2), то на его основе реализуется функция элемента НЕ.

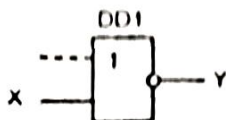


Рис. 2.5.2. Включение элемента 2ИЛИ-НЕ как элемента НЕ.

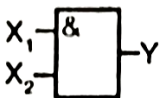
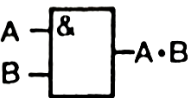
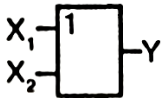
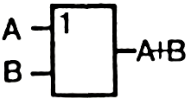
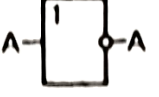
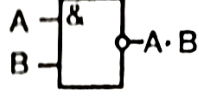
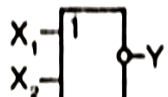
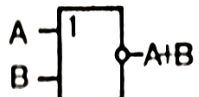
### Задание 2.5.1

1. По рисунку 2.5.1, объясните логику действия элемента ИЛИ-НЕ.
2. Чем отличается логика действий элементов И-НЕ и ИЛИ-НЕ?
3. Разработайте электрическую схему, демонстрирующую логику действия элемента ИЛИ-НЕ.

## 2.6 (0010-0110). Сводная таблица логических элементов.

В таблице 2.6.1 даны логические операции, условные графические обозначения и таблицы истинности основных логических элементов И, ИЛИ, НЕ и комбинированных элементов И-НЕ, ИЛИ-НЕ.

Таблица 2.6.1.

| Логическая операция                               |                                                                                                                                                                         | Условные графические обозначения логического элемента                                                                                                                                                                                                                                 | Таблица истинности                                                                                                                                                                                                                                                                    |   |       |                |                |                |   |   |   |   |   |   |   |   |   |   |   |   |   |
|---------------------------------------------------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|---|-------|----------------|----------------|----------------|---|---|---|---|---|---|---|---|---|---|---|---|---|
| Основные элементы                                 | конъюнкция<br>(логическое умножение)<br><b>И</b>                                                                                                                        |                                                                                                                   | <table><tr><th>A</th><th>B</th><th>A · B</th></tr><tr><th>X<sub>1</sub></th><th>X<sub>2</sub></th><th>Y</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table> | A | B     | A · B          | X <sub>1</sub> | X <sub>2</sub> | Y | 0 | 0 | 0 | 0 | 1 | 0 | 1 | 0 | 0 | 1 | 1 | 1 |
|                                                   | A                                                                                                                                                                       | B                                                                                                                                                                                                                                                                                     | A · B                                                                                                                                                                                                                                                                                 |   |       |                |                |                |   |   |   |   |   |   |   |   |   |   |   |   |   |
|                                                   | X <sub>1</sub>                                                                                                                                                          | X <sub>2</sub>                                                                                                                                                                                                                                                                        | Y                                                                                                                                                                                                                                                                                     |   |       |                |                |                |   |   |   |   |   |   |   |   |   |   |   |   |   |
| 0                                                 | 0                                                                                                                                                                       | 0                                                                                                                                                                                                                                                                                     |                                                                                                                                                                                                                                                                                       |   |       |                |                |                |   |   |   |   |   |   |   |   |   |   |   |   |   |
| 0                                                 | 1                                                                                                                                                                       | 0                                                                                                                                                                                                                                                                                     |                                                                                                                                                                                                                                                                                       |   |       |                |                |                |   |   |   |   |   |   |   |   |   |   |   |   |   |
| 1                                                 | 0                                                                                                                                                                       | 0                                                                                                                                                                                                                                                                                     |                                                                                                                                                                                                                                                                                       |   |       |                |                |                |   |   |   |   |   |   |   |   |   |   |   |   |   |
| 1                                                 | 1                                                                                                                                                                       | 1                                                                                                                                                                                                                                                                                     |                                                                                                                                                                                                                                                                                       |   |       |                |                |                |   |   |   |   |   |   |   |   |   |   |   |   |   |
| дизъюнкция<br>(логическое сложение)<br><b>ИЛИ</b> |   | <table><tr><th>A</th><th>B</th><th>A + B</th></tr><tr><th>X<sub>1</sub></th><th>X<sub>2</sub></th><th>Y</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table> | A                                                                                                                                                                                                                                                                                     | B | A + B | X <sub>1</sub> | X <sub>2</sub> | Y              | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 1 |   |
| A                                                 | B                                                                                                                                                                       | A + B                                                                                                                                                                                                                                                                                 |                                                                                                                                                                                                                                                                                       |   |       |                |                |                |   |   |   |   |   |   |   |   |   |   |   |   |   |
| X <sub>1</sub>                                    | X <sub>2</sub>                                                                                                                                                          | Y                                                                                                                                                                                                                                                                                     |                                                                                                                                                                                                                                                                                       |   |       |                |                |                |   |   |   |   |   |   |   |   |   |   |   |   |   |
| 0                                                 | 0                                                                                                                                                                       | 0                                                                                                                                                                                                                                                                                     |                                                                                                                                                                                                                                                                                       |   |       |                |                |                |   |   |   |   |   |   |   |   |   |   |   |   |   |
| 0                                                 | 1                                                                                                                                                                       | 1                                                                                                                                                                                                                                                                                     |                                                                                                                                                                                                                                                                                       |   |       |                |                |                |   |   |   |   |   |   |   |   |   |   |   |   |   |
| 1                                                 | 0                                                                                                                                                                       | 1                                                                                                                                                                                                                                                                                     |                                                                                                                                                                                                                                                                                       |   |       |                |                |                |   |   |   |   |   |   |   |   |   |   |   |   |   |
| 1                                                 | 1                                                                                                                                                                       | 1                                                                                                                                                                                                                                                                                     |                                                                                                                                                                                                                                                                                       |   |       |                |                |                |   |   |   |   |   |   |   |   |   |   |   |   |   |
| инверсия<br>(логическое отрицание)<br><b>НЕ</b>   |   | <table><tr><th>A</th><th>A</th></tr><tr><th>X</th><th>Y</th></tr><tr><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td></tr></table>                                                                                                                                                   | A                                                                                                                                                                                                                                                                                     | A | X     | Y              | 0              | 1              | 1 | 0 |   |   |   |   |   |   |   |   |   |   |   |
| A                                                 | A                                                                                                                                                                       |                                                                                                                                                                                                                                                                                       |                                                                                                                                                                                                                                                                                       |   |       |                |                |                |   |   |   |   |   |   |   |   |   |   |   |   |   |
| X                                                 | Y                                                                                                                                                                       |                                                                                                                                                                                                                                                                                       |                                                                                                                                                                                                                                                                                       |   |       |                |                |                |   |   |   |   |   |   |   |   |   |   |   |   |   |
| 0                                                 | 1                                                                                                                                                                       |                                                                                                                                                                                                                                                                                       |                                                                                                                                                                                                                                                                                       |   |       |                |                |                |   |   |   |   |   |   |   |   |   |   |   |   |   |
| 1                                                 | 0                                                                                                                                                                       |                                                                                                                                                                                                                                                                                       |                                                                                                                                                                                                                                                                                       |   |       |                |                |                |   |   |   |   |   |   |   |   |   |   |   |   |   |
| Комбинированные элементы                          | инверсия конъюнкции<br><b>И-НЕ</b>                                                                                                                                      |                                                                                                                 | <table><tr><th>A</th><th>B</th><th>A · B</th></tr><tr><th>X<sub>1</sub></th><th>X<sub>2</sub></th><th>Y</th></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table> | A | B     | A · B          | X <sub>1</sub> | X <sub>2</sub> | Y | 0 | 0 | 1 | 0 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 0 |
|                                                   | A                                                                                                                                                                       | B                                                                                                                                                                                                                                                                                     | A · B                                                                                                                                                                                                                                                                                 |   |       |                |                |                |   |   |   |   |   |   |   |   |   |   |   |   |   |
| X <sub>1</sub>                                    | X <sub>2</sub>                                                                                                                                                          | Y                                                                                                                                                                                                                                                                                     |                                                                                                                                                                                                                                                                                       |   |       |                |                |                |   |   |   |   |   |   |   |   |   |   |   |   |   |
| 0                                                 | 0                                                                                                                                                                       | 1                                                                                                                                                                                                                                                                                     |                                                                                                                                                                                                                                                                                       |   |       |                |                |                |   |   |   |   |   |   |   |   |   |   |   |   |   |
| 0                                                 | 1                                                                                                                                                                       | 1                                                                                                                                                                                                                                                                                     |                                                                                                                                                                                                                                                                                       |   |       |                |                |                |   |   |   |   |   |   |   |   |   |   |   |   |   |
| 1                                                 | 0                                                                                                                                                                       | 1                                                                                                                                                                                                                                                                                     |                                                                                                                                                                                                                                                                                       |   |       |                |                |                |   |   |   |   |   |   |   |   |   |   |   |   |   |
| 1                                                 | 1                                                                                                                                                                       | 0                                                                                                                                                                                                                                                                                     |                                                                                                                                                                                                                                                                                       |   |       |                |                |                |   |   |   |   |   |   |   |   |   |   |   |   |   |
| инверсия дизъюнкции<br><b>ИЛИ-НЕ</b>              |   | <table><tr><th>A</th><th>B</th><th>A + B</th></tr><tr><th>X<sub>1</sub></th><th>X<sub>2</sub></th><th>Y</th></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table> | A                                                                                                                                                                                                                                                                                     | B | A + B | X <sub>1</sub> | X <sub>2</sub> | Y              | 0 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 0 | 1 | 1 | 0 |   |
| A                                                 | B                                                                                                                                                                       | A + B                                                                                                                                                                                                                                                                                 |                                                                                                                                                                                                                                                                                       |   |       |                |                |                |   |   |   |   |   |   |   |   |   |   |   |   |   |
| X <sub>1</sub>                                    | X <sub>2</sub>                                                                                                                                                          | Y                                                                                                                                                                                                                                                                                     |                                                                                                                                                                                                                                                                                       |   |       |                |                |                |   |   |   |   |   |   |   |   |   |   |   |   |   |
| 0                                                 | 0                                                                                                                                                                       | 1                                                                                                                                                                                                                                                                                     |                                                                                                                                                                                                                                                                                       |   |       |                |                |                |   |   |   |   |   |   |   |   |   |   |   |   |   |
| 0                                                 | 1                                                                                                                                                                       | 0                                                                                                                                                                                                                                                                                     |                                                                                                                                                                                                                                                                                       |   |       |                |                |                |   |   |   |   |   |   |   |   |   |   |   |   |   |
| 1                                                 | 0                                                                                                                                                                       | 0                                                                                                                                                                                                                                                                                     |                                                                                                                                                                                                                                                                                       |   |       |                |                |                |   |   |   |   |   |   |   |   |   |   |   |   |   |
| 1                                                 | 1                                                                                                                                                                       | 0                                                                                                                                                                                                                                                                                     |                                                                                                                                                                                                                                                                                       |   |       |                |                |                |   |   |   |   |   |   |   |   |   |   |   |   |   |

---

### **Задание 2.6.1.**

Пользуясь таблицей 2.6.1, повторите логические действия основных элементов И, ИЛИ, НЕ и комбинированных элементов И-НЕ, ИЛИ-НЕ.

## **2.7 (0010-0111). Демонстрационные блоки логических элементов.**

Для наглядного ознакомления учащихся с принципом действия логических элементов И, ИЛИ, НЕ, И-НЕ, ИЛИ-НЕ полезно изготовить блоки. На рис.2.7.1 показан такой демонстрационный блок на примере логического элемента И.

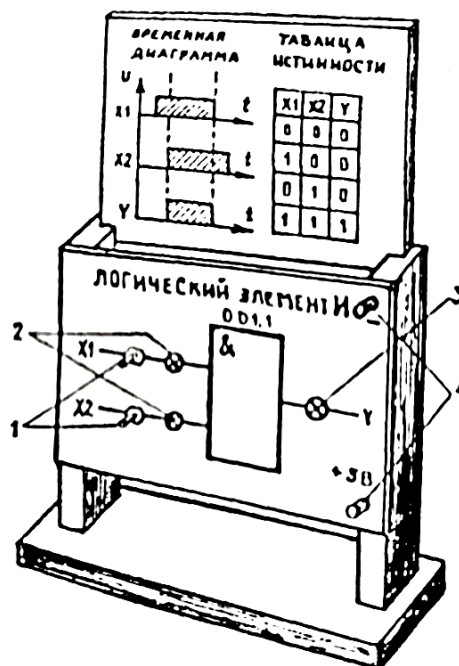


Рис. 2.7.1. Демонстрационный блок логического элемента И.

На передней поверхности блока дано условное графическое обозначение логического элемента И. На входах X1 и X2 расположены тумблерные выключатели 1 и лампы накаливания 2. Третья лампа 3 смонтирована на выходе элемента. На клеммы 4 подаётся напряжение 5 В от отдельного источника питания.

На одной из сторон задней поверхности блока, которую для демонстрации можно поднимать, а для хранения опускать (движется она вдоль направляющих пазов, проделанных в стойках), показаны временные диаграммы электрических процессов на входах и выходах элементов и таблица истинности. На обратной стороне этой поверхности приводится электрический аналог элемента.

По такому же принципу построены демонстрационные блоки и других логических элементов.

---



## 3 (0011). Цифровые микросхемы.

### 3.1 (0011-0001). Серии цифровых микросхем.

Микросхемы разрабатываются и выпускаются в виде серий. К серии относят совокупность типов микросхем, которые могут выполнять различные функции, но имеют единое конструктивно-технологическое исполнение и предназначены для совместного применения.

По конструктивно-технологическому исполнению цифровые ИС делятся на группы. Группа микросхем - это совокупность типов микросхем в пределах одной серии, имеющих аналогичное функциональное назначение и принцип действия.

По характеру выполняемых функций в аппаратуре интегральные схемы подразделяются на подгруппы (например, логические элементы, триггеры, счетчики и т.д.) и виды, характеризующие особенности внутри подгрупп.

Для микросхем, используемых в устройствах широкого применения, впереди обозначения ставится буква К. На рисунке 3.1.1 показан пример условного обозначения полупроводниковой микросхемы К155ЛА3.

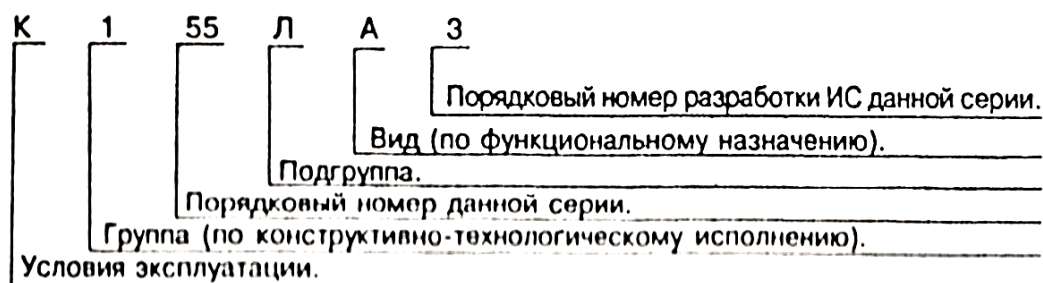


Рис. 3.1.1. Пример кодирования цифровой микросхемы.

Таблица 3.1.1.

| Подгруппа и вид микросхем            | Обозначение |
|--------------------------------------|-------------|
| Основные логические элементы:        |             |
| элемент И                            | ЛИ          |
| элемент ИЛИ                          | ЛЛ          |
| элемент НЕ                           | ЛН          |
| Комбинированные логические элементы: |             |
| элемент И-НЕ                         | ЛА          |
| элемент ИЛИ-НЕ                       | ЛЕ          |

Самая большая по составу серия К155. Она содержит более ста типонаименований и предназначена для широкого применения.

В таблице 3.1.1 приведены подгруппа и вид рассмотренных выше логических микросхем и их обозначения. На рис.3.1.2 показаны графическое обозначение и структурное содержание.

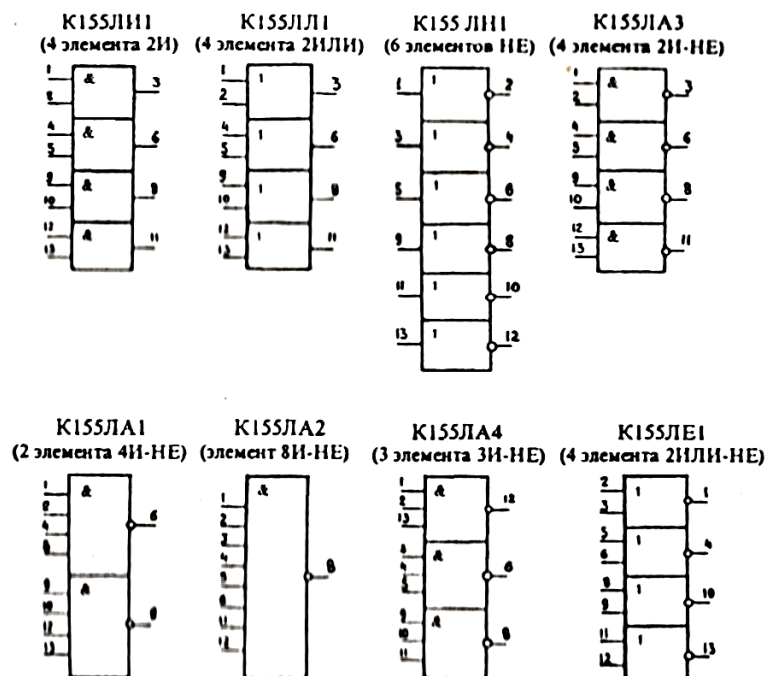


Рис.3.1.2. Структуры некоторых микросхем серии К155.

### **Задание 3.1.1.**

По таблице 3.1.1. и рисунку 3.1.2. изучите обозначение логических элементов и их структурное содержание.

## **3.2 (0011-0010). Питание микросхем.**

Наши эксперименты по практическому ознакомлению с основами цифровой техники мы начнём с микросхем серии К155, так как они наиболее доступны и, что очень важно, не требуют особых предосторожностей при работе с ними в отличие, например, от интегральных схем серии К176.

Интегральные микросхемы серии К155 рассчитаны на стабилизированное напряжение питания  $5 \pm 0,25$  В. На основании нашего опыта работы мы предлагаем три варианта питания микросхем.

1. Многие электронные конструкции, собранные на микросхемах серии К155, работают от батареи гальванических элементов (например, «квадратной»

батареи 3336) напряжением 4,5 В. Однако, могут быть и сбои, так как во время эксплуатации или вследствие разрядки источника напряжение ещё более снижается, что может привести к отказу работы схемы.

2. Хорошо зарекомендовала себя батарея, составленная из четырёх последовательно соединённых гальванических элементов типов 336, 373 или 343. Для понижения напряжения последовательно с батареей можно включить выпрямительный диод, например, Д226 (рис. 3.2.1). Кстати, этот диод также защищает схему от случайной подачи напряжения неправильной полярности. При снижении напряжения по мере эксплуатации источника диод можно убрать.

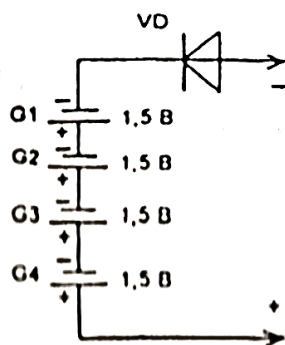
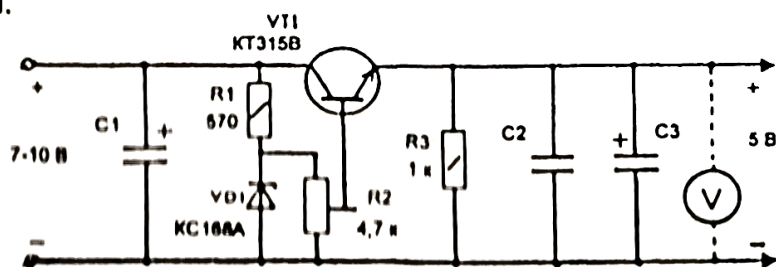


Рис. 3.2.1. Батарея для питания микросхем, составленная из 4-х элементов.

3. Микросхемы, требующие для питания стабилизированного напряжения 5 В, надёжно работают от стабилизатора, схема которого приведена на рисунке 3.2.2. На вход стабилизатора можно подать 9 В от двух последовательно соединённых батарей типа 3336Л или 7...10 В от сетевого двухполупериодного выпрямителя.



$C1 - (100 \dots 500) \text{ мк} \times 16 \text{ В}; C2 - (0,033 \dots 0,047) \text{ мк}; C3 - (20 \dots 100) \text{ мк} \times 16 \text{ В}.$

Рис. 3.2.2. Схема простейшего стабилизатора напряжения для питания микросхем.

Стабилизатор работает так. Последовательно соединённые резистор R1 и стабилитрон VD1 образуют делитель постоянного напряжения. Напряжение, снимаемое на подстроечный резистор R2 со стабилитрона KC168A (в схеме может быть использован и другой стабилитрон с близкими характеристиками) равно его напряжению стабилизации и составляет 6,8 В. Часть этого напряжения через движок резистора R2 подаётся на базу транзистора VT1 и открывает его. Регулируя резистором R2 базовый ток, по показанию контрольного вольтметра (показан пунктиром) устанавливают



выходное напряжение стабилитрона равно 5 В.

Резистор R3 служит нагрузкой в эмиттерной цепи транзистора даже в те моменты, когда внешняя нагрузка (микросхема) отключена. Кстати, напряжение смещения на базе транзистора относительно эмиттера определяется разностью напряжения на стабилитроне VD1 и резистора R3. Посмотрите внимательно. Они включены между базой и эмиттером последовательно и имеют на себе противофазные напряжения. Увеличение разности напряжения на них, вызванное снижением входного напряжения или увеличением потребляемой нагрузкой силы тока, вызывает возрастание коллекторного тока и напряжения на выходе. На увеличение входного напряжения или уменьшение силы тока нагрузки стабилизатор реагирует уменьшением выходного напряжения. Получается, что во время работы на выходе стабилизатора, установленное рабочее напряжение 5 В поддерживается неизменным, что делает его удобным для питания конструкций на микросхемах серии K155.

Оксидный конденсатор C1 служит для сглаживания пульсаций при питании стабилизатора от сетевого выпрямителя. Если постоянное напряжение подаётся от гальванических элементов или аккумуляторов, его из схемы можно исключить.

Теперь немного поговорим о роли конденсаторов C2 и C3. Многие микросхемы очень чувствительны к различным электрическим помехам, неизбежно возникающим во время работы. Они могут привести к ложному срабатыванию электронного устройства. Конденсатор C2 ёмкостью 0,033...0,047 мкФ, включённый в цепь питания микросхем, блокирует их от высокочастотных помех. Оксидный конденсатор C3 ёмкостью 20...100 мкФ защищает микросхемы от низкочастотных импульсных помех.

На рисунке 3.2.3 показан возможный вариант печатной платы стабилизатора.

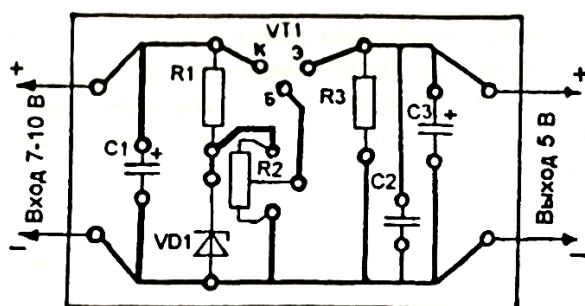


Рис. 3.2.3. Рисунок печатной платы стабилизатора.

### 3.3 (0011-0011). Знакомство с микросхемой K155ЛА3.

Для первоначальных опытов по освоению основ цифровой техники весьма удобна широкораспространённая микросхема K155ЛА3, внешний вид и условное обозначение которой показаны на рисунке 3.3.1. Структурно

микросхема представляет собой 4 двухвходовых логических элемента 2И-НЕ, где цифра 2 указывает на число входов каждого элемента. Она имеет 14 выводов, из которых 1, 2, 4, 5, 9, 10, 12, 13 являются входами, а 3, 6, 8, 11 - выходами элементов микросхемы. Все 4 элемента 2И-НЕ микросхемы К155ЛА3 объединяет общий пластмассовый корпус прямоугольной формы и общая цепь питания напряжением 5 В. Отрицательный потенциал подаётся к выводу 7, положительный - к выводу 14.

Номера выводов распознаются по ключу, расположенному на верхней поверхности корпуса. Ключ представляет собой нанесённую краской метку или углубление в корпусе.

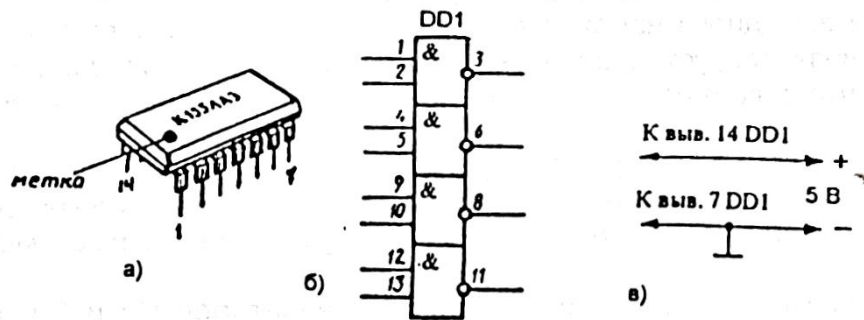


Рис. 3.3.1. Микросхема К155ЛА3: а) внешний вид; б) условное обозначение; в) электропитание.

### **Задание 3.3.1. Определите номера выводов микросхемы.**

Расположите микросхему выводами вниз и ключом влево. При этом левый, ближайший к Вам вывод, будет иметь №1 (рис. 3.3.1а). Остальные выводы располагаются подряд против движения часовой стрелки. Причём, против вывода 7 на другой стороне расположен вывод 8, а против вывода 1 - вывод 14.

### **Задание 3.3.2.**

По рисунку 3.3.1а и б определите входные и выходные выводы каждого из четырёх логических элементов 2И-НЕ.

## **3.4 (0011-0100). Проверка исправности микросхемы.**

У исправной микросхемы, подключённой к источнику питания, на входных выводах вольтметр показывает около 1,4 В, на выходных - около 0,3 В.

Напряжение измеряется относительно общей шины питания «-».

### **Задание 3.4.1.**

1. Установите микросхему в панели на макетной плате (рис.3.4.1).
2. Подключите источник стабилизированного напряжения 5 В («-» к выводу 7 и «+» к выводу 14).
3. Измерьте вольтметром напряжение относительно цепи питания «-» (вывода 7) на входных и выходных выводах; данные занесите в таблицу 3.4.1.
4. Сделайте вывод об исправности микросхемы.

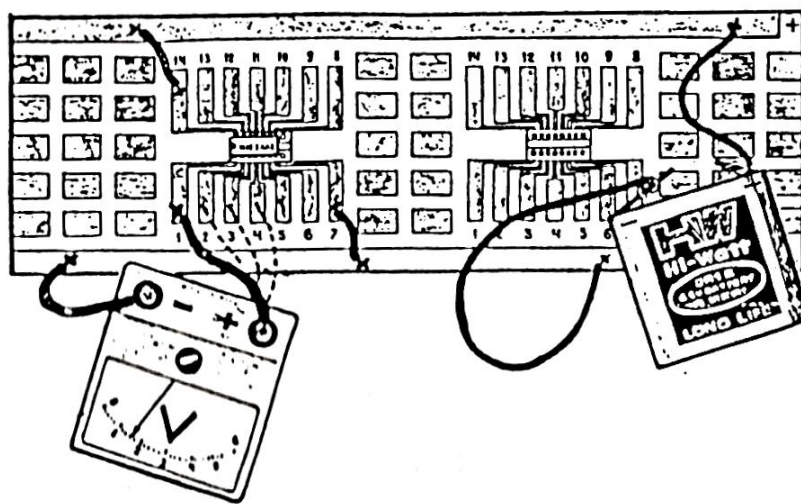


Рис. 3.4.1. Проверка исправности микросхемы вольтметром.

Таблица 3.4.1.

| Элементы<br>микросхемы<br>K155ЛА3 | D1 |   |   | D2 |   |   | D3 |    |   | D4 |    |    |
|-----------------------------------|----|---|---|----|---|---|----|----|---|----|----|----|
| Выводы                            | 1  | 2 | 3 | 4  | 5 | 6 | 9  | 10 | 8 | 12 | 13 | 11 |
| Напряжение<br>В                   |    |   |   |    |   |   |    |    |   |    |    |    |

## **3.5 (0011-0101). Логические уровни микросхемы.**

Микросхемы серии K155 имеют положительную логику, т.е. логической



---

1 соответствует высокий уровень напряжения от 2,4 В до напряжения питания 5 В, логическому 0 - низкий уровень напряжения, колеблющийся от 0 до 0,4 В. У микросхем других серий логическим состояниям могут соответствовать другие уровни напряжений. Например, у микросхемы серии К176 логическая 1 - это напряжение не менее 8,2 В, логический 0 - не более 0,3 В.

### **Задание 3.5.1.**

1. Соберите схему по рисунку 3.5.1, где входные выводы элемента DD1.1 (Вы можете использовать и другие элементы) через резисторы 1 кОм подключены к положительной шине макетной платы.

2. Измерьте поочерёдно напряжение на выводах 1, 2, 3. На входных выводах вольтметр показывает высокий уровень напряжения (логическая 1), на выходном - низкий (логический 0).

**Вывод:** Когда на обоих входах элемента 2И-НЕ имеется логическая 1, на выходе будет логический 0 (рис. 2.4.1г, строка 4).

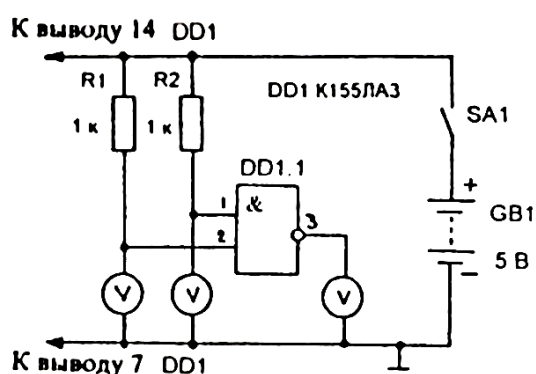


Рис.3.5.1.

### **Задание 3.5.2.**

В собранной по рисунку 3.5.1 схеме отключите выводы 1, 2 от резисторов и повторите измерения, проведённые в задании 3.5.1. Убедитесь, что состояние элемента при этом не изменилось.

**Вывод:** При свободных входных выводах элемент 2И-НЕ находится в нулевом состоянии, т.е. неподключение входов равносильно подаче на них логической 1.

### **Задание 3.5.3.**

1. Замыкая по очереди кнопки SB1 и SB2 (рис.3.5.2) и соединяя тем самым выводы 1 и 2 с общей минусовой шиной источника питания, следите за показанием вольтметра на выходе элемента. Он регистрирует логическую 1.
2. Убедитесь, что при отключённых кнопках SB1 и SB2 элемент находится в нулевом состоянии, т.е. на выходном выводе 3 вольтметр показывает низкий уровень напряжения.
3. Результаты опытов сравните с таблицей истинности (рис. 2.4.1г) элемента 2И-НЕ.

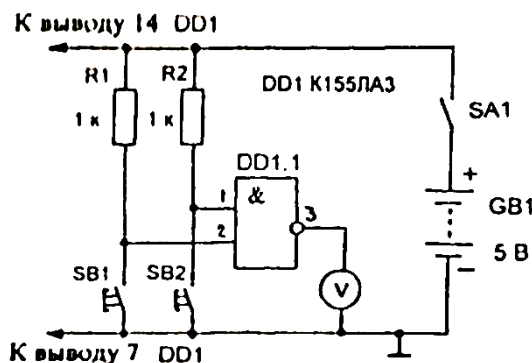


Рис. 3.5.2.

### **Вывод:**

1. Наличие логического 0 на одном или всех входах элемента 2И-НЕ переводит его в состояние логической 1.
2. Подключение вывода к общей минусовой шине соответствует подаче на него логического 0.

**Примечание:** вместо кнопочных выключателей SB1 и SB2 в этом и других заданиях можно использовать куски монтажного провода.

## **3.6 (0011-0110). Индикация логических состояний.**

В предыдущих заданиях Вы логические состояния на входных и выходных выводах элемента определяли по показаниям вольтметра. Однако для этого с успехом можно использовать светодиодные и транзисторные индикаторы с лампами накаливания.

### **1. Светодиод как индикатор логического состояния.**

Для этого используют светодиод, соединённый последовательно с ограничительным резистором (рис. 3.6.1 а, б), который подключается между выводом микросхемы и электродами источника питания с учётом полярностей.

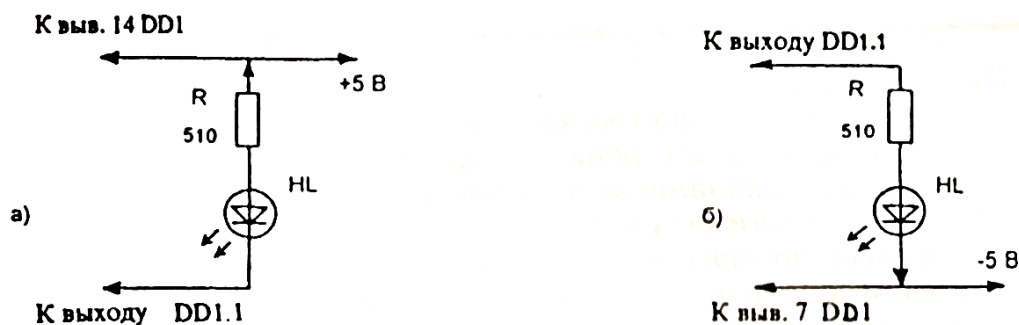


рис. 3.6.1.

## **2. Транзистор с лампой накаливания как индикатор логического состояния.**

Для индикации уровней на выходах элементов можно использовать транзисторы с миниатюрными лампами накаливания в качестве нагрузки. На рисунке 3.6.2 а и б показаны варианты использования п-р-п- и р-п-р-транзисторов, которые работают как электронные ключи. Их базы включают к исследуемым точкам через ограничивающие ток резисторы, сопротивление которых зависит от сопротивления ламп и типов применяемых транзисторов.

Напоминаем, что транзистор п-р-п-типа открывается (лампа горит) при логической 1 (высоком уровне напряжения) на базе, а транзистор р-п-р-типа - при логическом 0. Обратите внимание, что лампы включены в коллекторную цепь транзистора п-р-п-типа и в эмиттерную цепь транзистора р-п-р-типа.

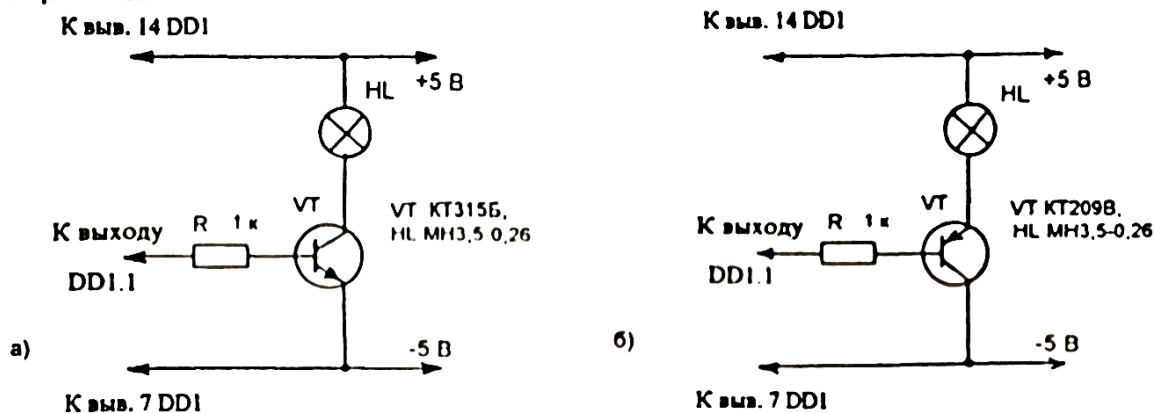


Рис. 3.6.2.

### **Задание 3.6.1.**

1. Повторите действия задания 3.5.3, используя на выходе светодиодные (рис.3.6.3) и транзисторные (рис.3.6.4) индикаторы.
2. По результатам проведённых исследований сформулируйте вывод о том, чем и как можно индцировать логические уровни элементов.



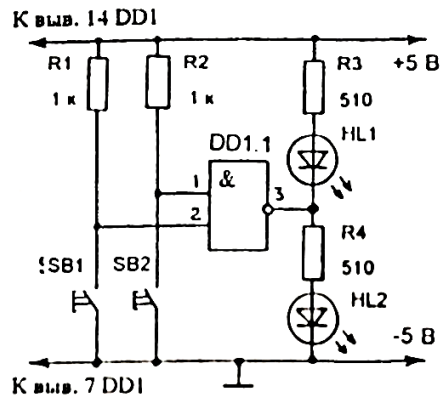


Рис. 3.6.3.

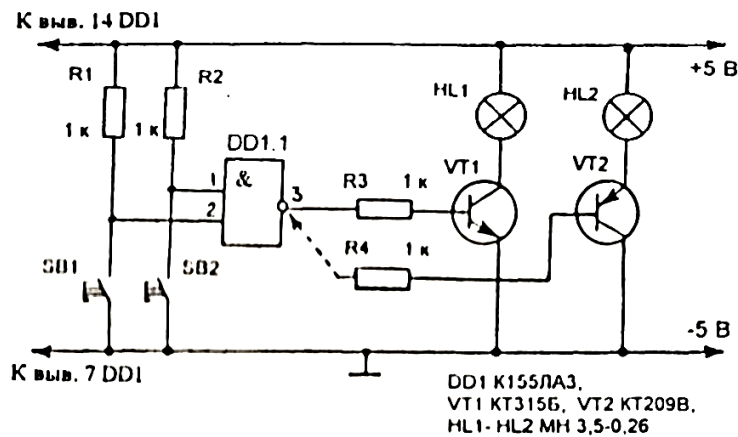


Рис. 3.6.4.

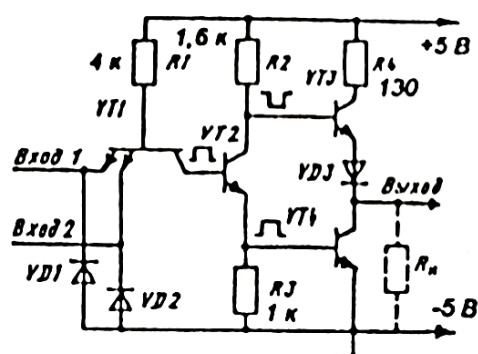
### 3.7 (0011-0111). Электрическая схема логического элемента 2И-НЕ.

Что же находится внутри этих прямоугольников, которые выполняют ту или иную функцию? Вообще-то у нас нет большой надобности, чтобы знать всю электронную цепь микросхемы при её использовании в тех или иных конструкциях. Естественно, что из входных сигналов логического элемента выходной формируется теми же знакомыми нам радиодетальями: резисторами, диодами, транзисторами и т.д. Посмотрим это на примере схемы логического элемента 2И-НЕ (рис. 3.7.1).

Данная микросхема, как и многие другие, относится к микросхемам транзисторной логики, сокращённо ТТЛ, широко распространённым сегодня в ЭВМ. Первая буква Т аббревиатуры ТТЛ означает, что входные логические операции выполняются многоэмиттерным транзистором, вторая буква Т показывает, что за усиление и инверсию сигнала тоже отвечают транзисторы,

буква Л происходит от слова «логика».

Таблица 3.7.1



| 2И-НЕ |    |   |
|-------|----|---|
| X1    | X2 | Y |
| 0     | 0  | 1 |
| 0     | 1  | 1 |
| 1     | 0  | 1 |
| 1     | 1  | 0 |

Рис. 3-7-1. Схема логического элемента 2И-НЕ.

На входе элемента находится двухэмиттерный транзистор VT1, включённый с общей базой. Диоды VD1 и VD2, расположенные между входами (эмиттерами) и общим (минусовым) проводом, защищают эмиттеры транзистора от пробоя при случайных напряжениях отрицательной полярности. Промежуточный каскад на транзисторе VT2, включённый между входным транзистором VT1 и выходными VT3 и VT4, называется расщепителем фазы или фазоинвертором. Он представляет собой усилитель с коллекторной нагрузкой R2 и эмиттерной R3. С них противофазные (сдвинутые на 180 градусов) напряжения сигнала поступают на базу выходных транзисторов VT3 и VT4, включая их поочерёдно, т.е. когда один из них закрыт, другой открыт и наоборот. Резистор R4 в цепи коллектора транзистора VT3 ограничивает в выходном каскаде сквозной ток короткого замыкания транзисторов VT3 и VT4. Диод VD3, падение напряжения на котором равно 0,7 В, добавлен между эмиттером транзистора VT3 и коллектором транзистора VT4 для того, чтобы выходное напряжение высокого уровня было не менее 2,4 В.

Рассмотрим, как данная схема ТТЛ обеспечивает логику действия элемента 2И-НЕ. Для удобства рассуждений приведём таблицу истинности (таблица 3.7.1). Пусть на один или оба входа подан логический 0 (рис.3.7.2, входы соединены с общим проводом «-»). При этом входной ток  $I_{вх}$ , протекающий через резистор R1 и эмиттеры транзистора VT1, откроет его и насытит. Это приведёт к закрытию транзисторов VT2 и VT4 (на рис.3.7.2 они не указаны), т.к. база транзистора VT2 будет замкнута через участок коллектор-эмиттер транзистора VT1 с общим проводом. Транзистор VT3 откроется своим базовым током, протекающим через резистор R2. Выходной ток идёт через резистор R4, транзистор VT3, диод VD3 и включенную к выходу элемента нагрузку  $R_n$ . Напряжение высокого уровня логической 1 на выходе (нагрузке) формируется как разность:  $U_{пит.} - I_{вых.} \cdot R_4 - U_{кбз} - U_{VD3} = U_{вых.} \geq 2,4 \text{ В}$ .

Если на оба входа подать логическую 1 (на рис. 3.7.3 они через внешние резисторы R5 и R6 соединены с «+» источника питания), эмиттерная цепь транзистора VT1 закроется. Через неё идёт только базовый ток  $I_{б1}$ , который, поступая на вход транзистора VT2, откроет его. При этом, благодаря падению напряжения на резисторе R3, откроется и насытится транзистор VT4, обеспечив низкий уровень выходного напряжения на его коллекторе. Транзистор VT3 в

это время закрыт (на рис. 3.7.3 не показан), поскольку напряжение на коллекторе открытого транзистора VT2 мало. На рисунке 3.7.3 указаны токи, протекающие при данном состоянии элемента. Ток через нагрузку  $R_H$  почти отсутствует; на ней действует напряжение низкого уровня (0), равное напряжению на коллекторе для насыщенного кремниевого транзистора, которое составляет не более 0,4 В. Это уровень логического 0 для элементов ТТЛ.

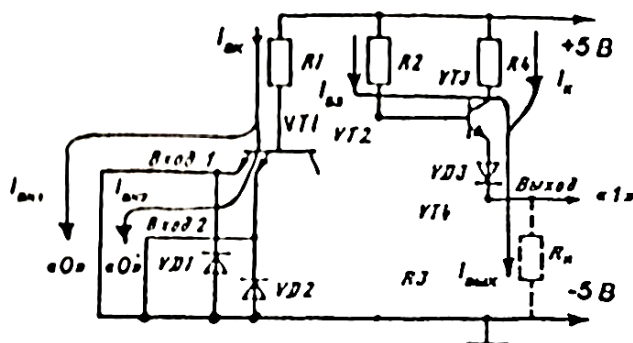


Рис. 3.7.2. Схема работы элемента 2И-НЕ при подаче логического 0 на его входы.

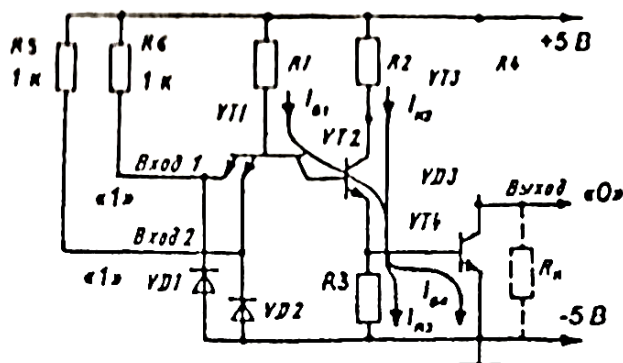


Рис.3.7.3. Схема работы элемента 2И-НЕ при подаче логической 1 на его входы.

Изучив логику действия элемента 2И-НЕ, мы можем условно представить, что если на выходе элемента действует логическая 1, то выход соединен как бы с «+» питания, если же логический 0 - с «-» питания. (рис. 3.7.4).

**Примечание:** Выше мы рассмотрели принцип работы элемента ТТЛ. Вам, вероятно, будут встречаться другие ИС, известные под аббревиатурами РТЛ, ДТЛ, КМОП, ЭСЛ. Они расшифровываются так.

РТЛ - резисторно-транзисторная логика. Широко использовались на начальной стадии развития техники цифровых ИС.

ДТЛ - диодно-транзисторная логика. В них логические функции



реализуются с помощью полупроводниковых диодов.

КМОП - это начальные буквы четырёх слов из выражения: комплементарные (взаимно дополняющие) полевые транзисторы со структурой металл-окисел-полупроводник. КМОП-микросхемы отличаются малой потребляемой мощностью и быстродействием.

ЭСЛ - эмиттерно-связанная логика. Они имеют наибольшее быстродействие, хорошую помехоустойчивость. Транзисторы ЭСЛ-микросхем работают в насыщенном режиме.

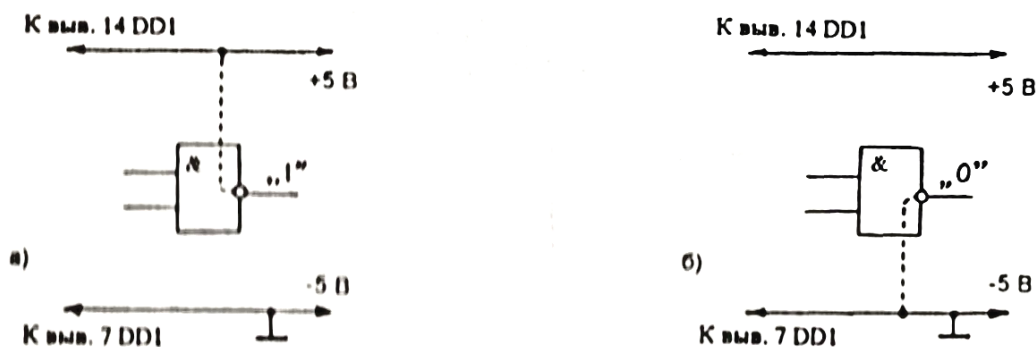


Рис. 3.7.4. Условно можно считать, что выход элемента соединён с «+» питания при логической 1 (а) и «-» питания при логическом «0» (б).

### 3.8 (0011-1000). Элемент И-НЕ как элемент НЕ.

Как было уже сказано в параграфо 2.4, если у элемента И-НЕ соединить все входы вместе, то он превратится в элемент НЕ, выполняющий функции инвертора.

#### **Задание 3.8.1.**

1. Соберите цепь по рисунку 3.8.1 и следите за состоянием светодиода (или вольтметра), включённого к выходу элемента, при размыкании кнопки (на входе логическая 1) и её замыкании (на входе логический 0).

2. Составьте таблицу истинности элемента И.

**Вывод:** Если оба входа элемента 2И-НЕ соединены вместе, то сигнал на выходе противоположен входному и этот элемент превращается в элемент НЕ.

3. Повторите тот же эксперимент, добавив к выходу инвертора

*п-р-п-транзисторный индикатор (рис.3.8.2) с лампой накаливания. Сделайте вывод.*

*4. Повторите этот же опыт, используя р-р-р-транзисторный индикатор. Схему составьте самостоятельно.*

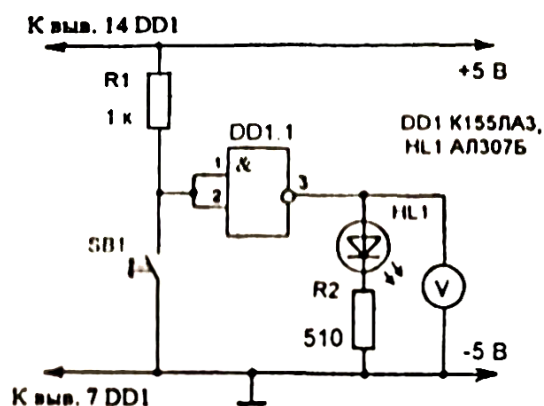


Рис. 3.8.1.

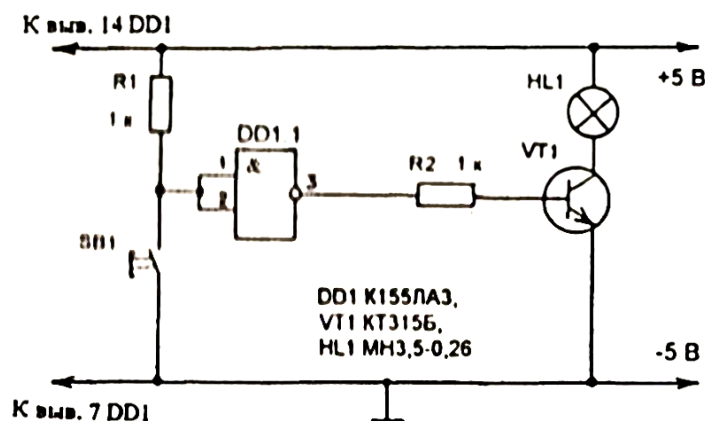


Рис. 3.8.2

### 3.9 (0011-1001). Элемент 2И-НЕ как элемент И.

Если последовательно соединить два элемента И-НЕ (рис.3.9.1), где второй включен как НЕ, то такая комбинация выполняет функцию элемента И.



Рис. 3.9.1. Элемент И, составленный из двух элементов 2И-НЕ.

### **Задание 3.9.1.**

1. Соберите из двух логических элементов 2И-НЕ (рис.3.9.2) элемент И и исследуйте логику его действия.
2. Заполните таблицу 3.9.1 истинности элемента И.
3. Сделайте вывод о логике действия элемента И.

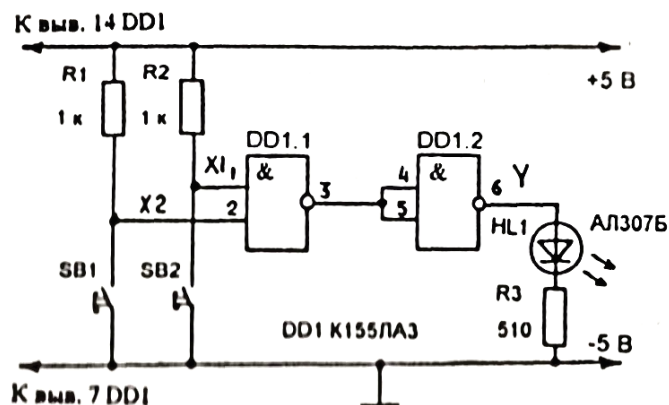


Таблица 3.9.1.

| И  |    |   |
|----|----|---|
| X1 | X2 | Y |
| 0  | 0  |   |
| 0  | 1  |   |
| 1  | 0  |   |
| 1  | 1  |   |

Рис. 3.9.2.

## **3.10 (0011-1010). Элемент 2И-НЕ как элемент ИЛИ.**

Основной логический элемент ИЛИ можно скомбинировать из трёх элементов 2И-НЕ, где первые два включены инвертором НЕ (рис.3.10.1).

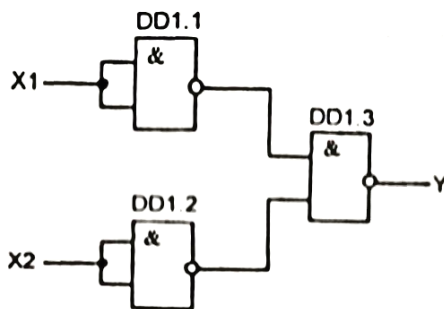


Рис. 3.10.1. Элемент ИЛИ, составленный из трёх элементов 2И-НЕ.

### **Задание 3.10.1.**

1. Соберите из трёх логических элементов 2И-НЕ элемент ИЛИ (рис.3.10.2) и испытайте логику действия.
2. Заполните таблицу 3.10.1 истинности элемента ИЛИ.
3. Сделайте вывод о логике работы элемента ИЛИ.





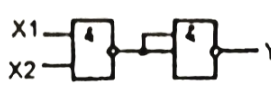
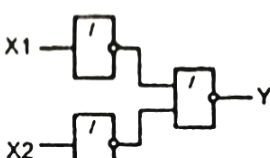
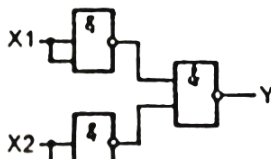
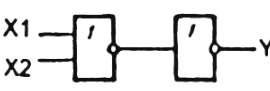
Включив последовательно два элемента 2ИЛИ-НЕ, где второй использован как НЕ, получают элемент ИЛИ (рис. 3.11.1в).

Все вышесказанные варианты можно реализовать, например, на микросхеме К155ЛЕ1, которая представляет собой 4 двухвходовых элемента ИЛИ-НЕ.

### **Задание 3.11.1.**

Ознакомьтесь со сводной таблицей 3.11.1, где приведены варианты реализации основных логических функций на комбинированных элементах И-НЕ и ИЛИ-НЕ.

Таблица 3.11.1

| Функция | Реализация                                                                          |                                                                                      |
|---------|-------------------------------------------------------------------------------------|--------------------------------------------------------------------------------------|
|         | И - НЕ                                                                              | ИЛИ - НЕ                                                                             |
| И       |   |   |
| ИЛИ     |  |  |
| НЕ      |  |  |

### **Примечание.**

1. В дальнейшем на принципиальных схемах ради упрощения не всегда будем указывать цепи питания. Вам следует у микросхем серии К155 подавать на выводы 14 напряжение «+5 В», на выводы 7 - «-5 В».

2. Все элементы конструкции, обозначенные на схемах знаком «⊥» общего минусового провода необходимо соединить между собой и с выводом «-» источника тока.

### **Задание 3.11.2.**

Решите логическую задачу (рис.3.11.4).

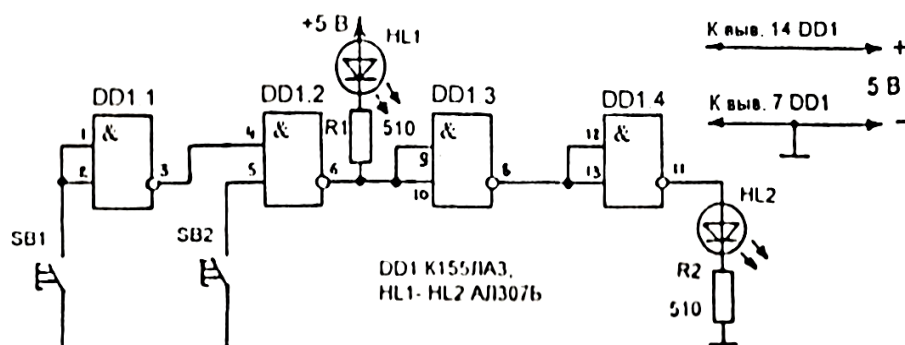


Рис. 3.11.4.

1. Ответьте, как себя ведут светодиоды HL1 и HL2 при:
  - разомкнутых кнопках SB1 и SB2;
  - замыкании кнопки SB1;
  - замыкании кнопки SB2;
  - замыкании обеих кнопок.
2. Соберите схему и Ваши предположения проверьте на опыте.

### Задание 3.11.3.

Решите логическую задачу (рис. 3.11.5).

1. Опишите логическое состояние светодиодов HL1 и HL2 при:
  - отключенных кнопках SB1 и SB2;
  - замыкании кнопки SB1;
  - замыкании кнопки SB2;
  - замыкании обеих кнопок.
2. Убедитесь в правильности Ваших выводов на экспериментах.

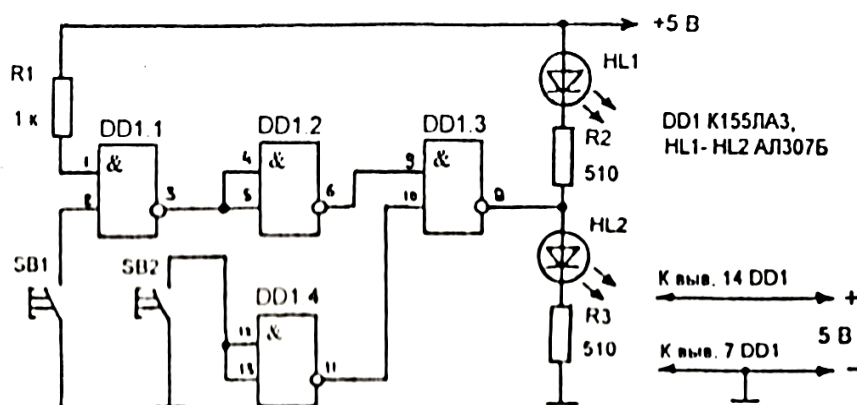


Рис. 3.11.5.

### Задание 3.11.4.

По аналогии заданий 3.11.2. и 3.11.3 составьте логические задачи и опишите их, предварительно проверив экспериментально.

---

## 4 (0100). Мультивибратор.

### 4.1 (0100-0001). Симметричный мультивибратор.

Вспомним, как устроен транзисторный мультивибратор - генератор прямоугольных импульсов (рис.4.1.1). В нём усилительные каскады транзисторов охвачены положительной обратной связью через накопители электрической энергии - конденсаторы C1 и C2, благодаря чему усилитель самовозбуждается и генерирует электрические импульсы прямоугольной формы. Если параметры деталей R1 и R4, R2 и R3, C1 и C2, VT1 и VT2 соответственно равны, то мультивибратор является симметричным и вырабатывает электрические колебания, у которых длительности импульсов и пауз равны. Помним, что транзисторы в плечах мультивибраторов поочерёдно пребывают в открытых и закрытых состояниях, вследствие чего на его выходах формируются противофазные электрические колебания.

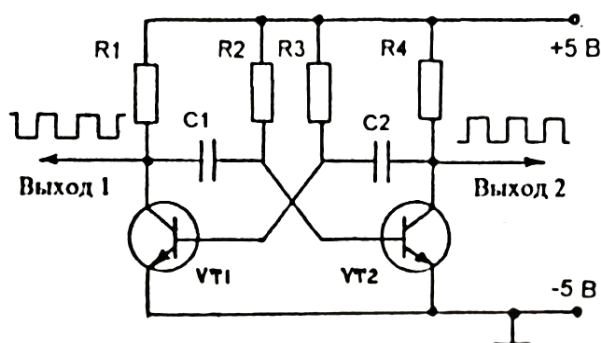


Рис. 4.1.1. Мультивибратор на транзисторах представляет собой генератор прямоугольных импульсов.

Такой же автоколебательный симметричный мультивибратор легко собирается из двух логических элементов 2И-НЕ (рис. 4.1.2), где номиналы резисторов R1 и R2 и конденсаторов C1 и C2 соответственно равны. Здесь положительную обратную связь между входами и выходами элементов обеспечивают конденсаторы C1 и C2. Резисторы R1 и R2 - плечи мультивибратора - создают на входах соответствующих элементов постоянное напряжение, облегчающее запуск и работу генератора.

Из-за непрерывного процесса перезарядки конденсаторов мультивибратор автоматически занимает то одно, то другое из возможных двух состояний. Одному из них соответствует уровень логической 1 на первом

выходе (вывод 3) и логического 0 на втором выходе (вывод 6), другому - уровень логического 0 на первом выходе и логической 1 на втором. Период чередования состояний (частота генерации) зависит от номиналов конденсаторов и резисторов.

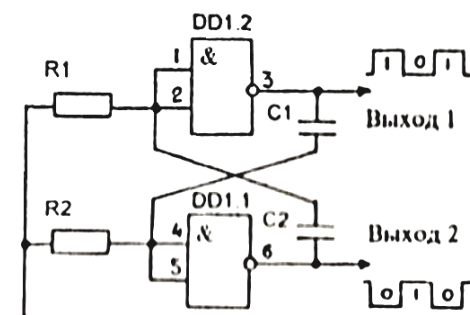


Рис. 4.1.2. Мультивибратор на двух логических элементах 2И-НЕ, на входах которого формируются противофазные электрические колебания (логические 1 и 0).

#### **Задание 4.1.1.**

1. Соберите по рисунку 4.1.3 симметричный автоколебательный мультивибратор.
2. Подключив к выходам мультивибратора светодиодные индикаторы (или вольтметры), убедитесь в его работоспособности.
3. По результатам наблюдений сделайте вывод о том, как работает симметричный мультивибратор.

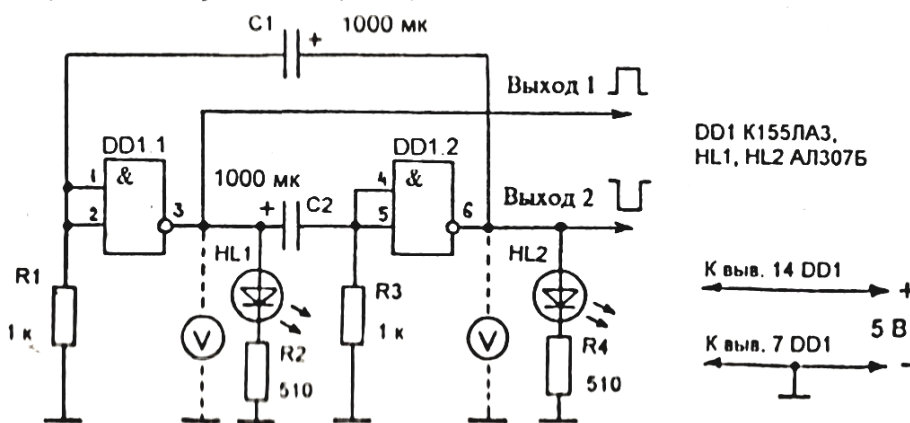


Рис.4.1.3.

## **4.2 (0100-0010). Мультивибратор с регулируемой частотой.**

Частота электрических колебаний, вырабатываемых мультивибратором, как уже было сказано выше, зависит от номинала применяемых резисторов и



конденсаторов. Например, если в одно из плеч мультивибратора включить переменный резистор, то им можно плавно регулировать в некоторых пределах частоту генерации.

### **Задание 4.2.1 .**

1. Соберите мультивибратор по рисунку 4.2.1.
2. Проверьте регулируемость частоты генерации, вращая ручку переменного резистора.
3. Убедитесь в том, что переменный резистор можно включать и во второе плечо мультивибратора (последовательно с резистором R4).

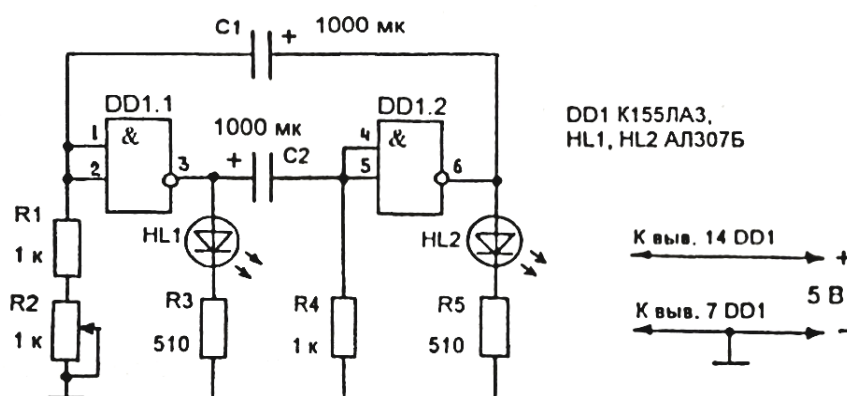


Рис. 4.2.1.

**Примечание:** Помните о том, что мультивибратор сохраняет способность генерировать электрические сигналы при изменении сопротивлений резисторов в плечах в пределах 800 Ом...2,2 кОм. Это связано с тем, что эти резисторы включены в эмиттерную цепь транзистора элемента 2И-НЕ (рис. 3.7.1). При большом значении сопротивления резистора создаваемое на нём эмиттерным током напряжение запирает транзистор, а при малом сопротивлении открывает его до насыщения. В обоих случаях элемент перестаёт управляться входными сигналами.

Если всё-таки в одном из положений движка переменного резистора Ваш мультивибратор перестал генерировать колебания, выключите питание и вновь включите его.

### 4.3 (0100-0011). Мультивибратор - переключатель ламп.

Наглядное представление о работе мультивибратора можно получить, если к его выходам подключить транзисторные индикаторы, лампы которых загораются попеременно (рис. 4.3.1). При использовании п-р-п-транзисторов логическая 1 на входах генератора вызывает загорание лампы, при логическом 0 лампы гаснут. Естественно, при использовании транзисторов р-н-р-структуры эффект будет обратный.

#### **Задание 4.3.1**

1. Соберите цепь по рисунку 4.3.1 и, проверив её работу, объясните логику действия.
2. Повторите опыт, используя в конструкции транзисторы другой структуры. Объясните принцип работы.

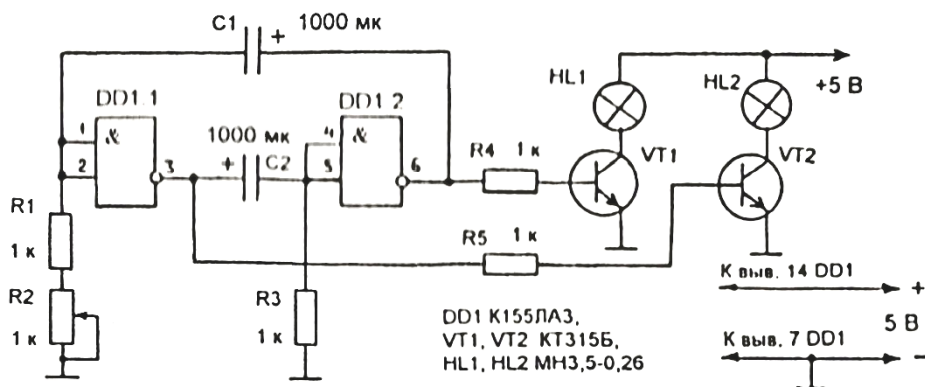


Рис. 4.3.1.

**Примечание:** Для иллюминации небольших новогодних ёлок, игрушек, выставок технического творчества на базе симметричного мультивибратора можно собрать переключающиеся гирлянды, составленные из комбинаций последовательно и параллельно соединённых светодиодов или ламп накаливания, включённых в качестве нагрузок транзисторных индикаторов, подключённых к выходам генератора (рис.4.3.2). Более мощные гирлянды можно питать от источников высокого напряжения через переключающие контакты электромагнитного реле, служащего нагрузкой транзисторного индикатора (рис.4.3.3).

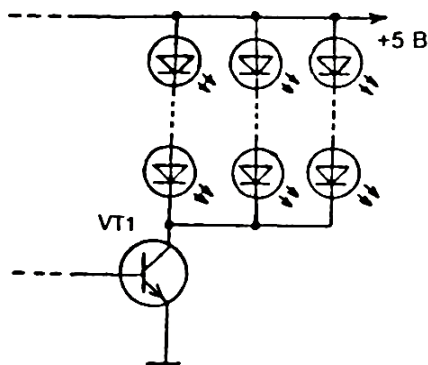


Рис.4.3.2.

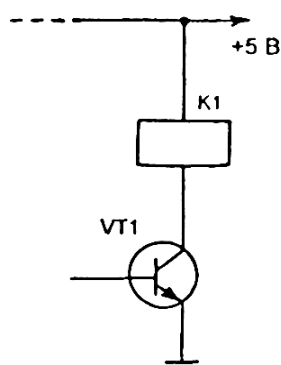
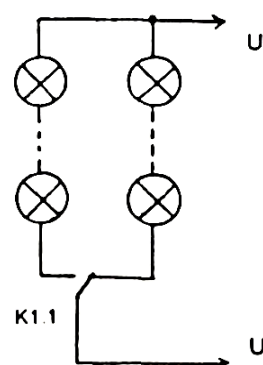


Рис. 4.3.3.



## 4.4 (0100-0100). Мультивибратор как звуковой генератор.

Если в предыдущих экспериментах использовать конденсаторы связи ёмкостью 1...5 мкФ, то частота колебаний возрастёт до 500...1000 Гц, что не позволит для индикации использовать ни вольтметры, ни светодиоды, ни ламповые индикаторы. Вольтметры постоянного тока вследствие инерционности не могут реагировать на такие частоты, а светодиоды и лампы как бы будут светить непрерывно. Теперь для индицирования работы мультивибратора подойдут высокоомные капсюли от головных телефонов, которые можно подключать непосредственно к выходам элементов.

### Задание 4.4.1.

1. Соберите мультивибратор по рисунку 4.4.1.

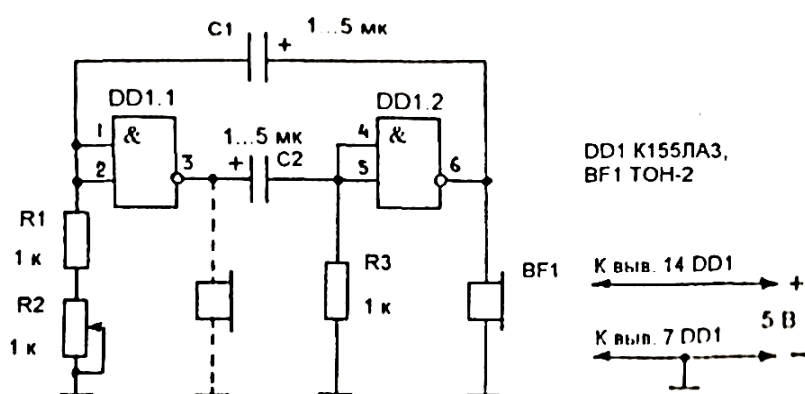


Рис. 4.4.1.

2. Подключите к выходам 1 и 2 генератора высокоомные телефонные капсюли (например, от телефона ТОН-2) и объясните причину звучания. Частоту регулируйте переменным резистором R2.

3. Смените оксидные конденсаторы ёмкостью 5 мкФ на неполярные ёмкостью 1 мкФ. Как изменилась частота генерации? Почему?

**Примечание:** Низкоомные телефонные капсюли лучше всего подключать к выходам элементов через конденсаторы ёмкостью 0,01...0,015 мкФ или транзисторный усилитель.

#### **Задание 4.4.2.**

1. Соберите цепь по рисунку 4.4.2, где телефонный капсюль включите к мультивибратору через транзисторный усилитель.

Как изменилась громкость звучания телефона по сравнению с опытом в задании 4.4.1? Почему?

2. Вместо телефона BF включите динамическую головку ВА мощностью 0,1...1 Вт.

Теперь какова громкость? Почему?

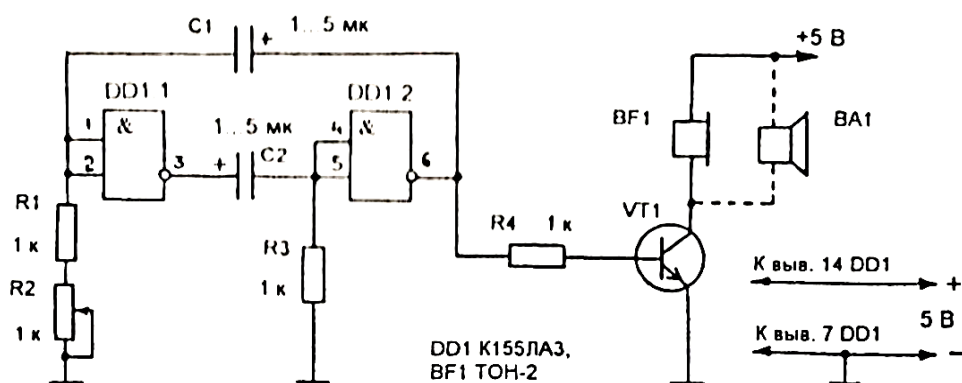


Рис. 4.4.2.

### **4.5 (0100-0101). Мультивибратор - генератор импульсов прямоугольной формы.**

Транзисторы мультивибратора (рис.4.1.1) открываются и закрываются поочерёдно, формируя в плечах (коллекторных цепях) противофазные электрические импульсы (ток и напряжению). Элементы в мультивибраторе, собранном на цифровой микросхеме, тоже поочерёдно принимают логические состояния 1 и 0. В результате на его выходах 1 и 2 (рис. 4.5.1) генерируются противофазные напряжения. Посмотрите, в выходных сигналах мультивибратора имеют место импульсы напряжений (логические 1) и паузы



между ними (логические 0). Интервал времени между моментами появления соседних импульсов называется периодом следования импульсов  $T$ , а время между импульсами - длительностью паузы  $t_n$ . У симметричных мультивибраторов длительности импульсов  $t_n$  и пауз  $t_n$  равны. Это происходит тогда, когда  $R1=R2$ ,  $C1=C2$ .

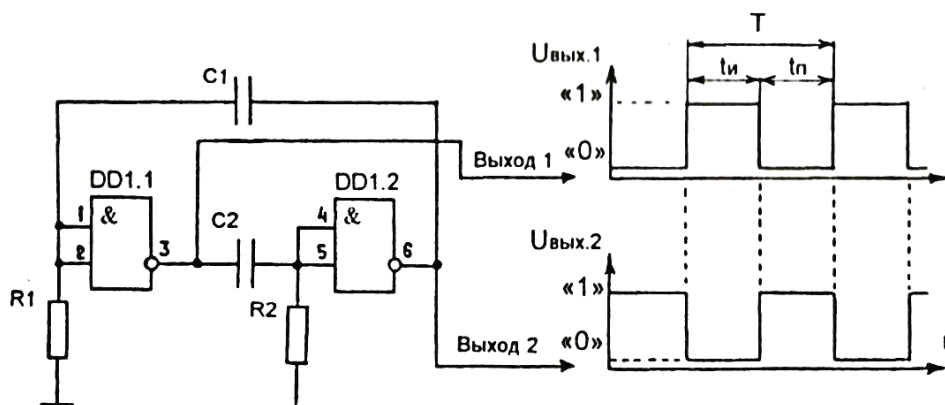


Рис. 4.5.1. Графики напряжений электрических импульсов, вырабатываемых симметричным мультивибратором на выходах 1 и 2:  $T$  - период следования импульсов;  $t_n$  - длительность импульсов;  $t_n$  - длительность пауз.

#### **Задание 4.5.1.**

**Наблюдайте осциллограмму генерируемых мультивибратором колебаний.**

1. Соберите мультивибратор по рисунку 4.5.2 и к одному из входов включите телефонный капсюль BF.
2. Включите вход «Л» осциллографа к общему «-» проводу питания, а вход «Y» - к выводу 2 элемента и наблюдайте осциллограмму колебаний. Определите импульсы (1) и паузы (0).

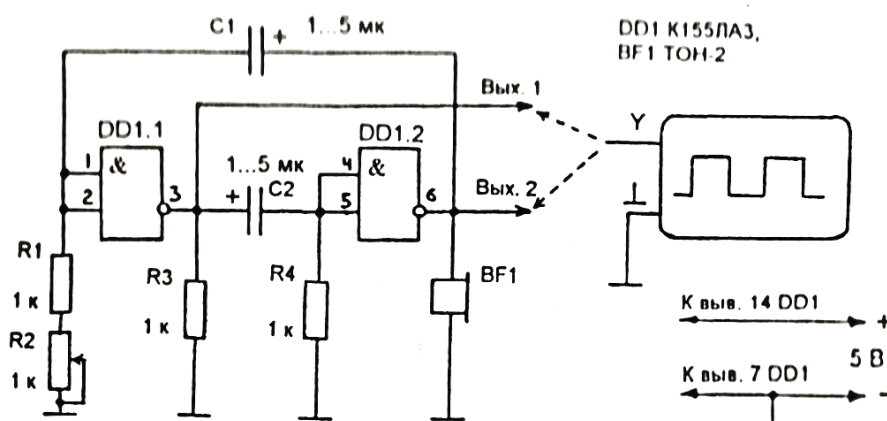


Рис. 4.5.2.

3. Меняя сопротивление переменного резистора  $R2$ , наблюдайте изменению длительности импульсов и пауз.

Переставьте переменный резистор в другое плечо. Что изменилось в осциллограмме?

4. Один из конденсаторов возьмите ёмкостью 1 мкФ, другой - 5 мкФ. Наблюдайте, как изменились длительности импульсов и пауз. Поменяйте конденсаторы местами. Как изменилась осциллограмма?

5. Оставив вход «1» осциллографа на общем проводе «-», шнуром входа «Y» поочерёдно касайтесь выходов 1 и 2 мультивибратора. Что можете сказать о фазах наблюдаемых при этом колебаний? Объясните их различие.

6. По масштабной сетке на экране осциллографа определите напряжение уровней логической 1, длительности импульсов и пауз, частоту колебаний.

## 4.6 (0100-0110). Исследование работы мультивибраторов, собранных на двух логических элементах.

Кроме мультивибраторов, рассмотренных в параграфах 4.1 - 4.5, из двух логических элементов 2И-НЕ можно конструировать другие, некоторые из которых приведены в нижеследующих заданиях.

### Задание 4.6.1.

1. Соберите и исследуйте работу двухэлементного мультивибратора (рис. 4.6.1).

2. Что индицируют светодиоды HL1 и HL2 во время работы генератора?

3. Что изменится в работе мультивибратора при изменении (увеличении и уменьшении) ёмкости конденсатора и сопротивления переменного резистора?

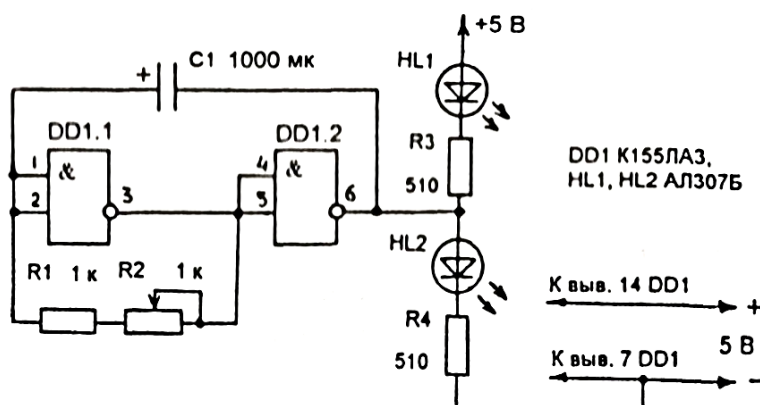


Рис. 4.6.1.

**Задание 4.6.2.**

Соберите конструкцию по рисунку 4.6.2 и объясните принцип её работы.

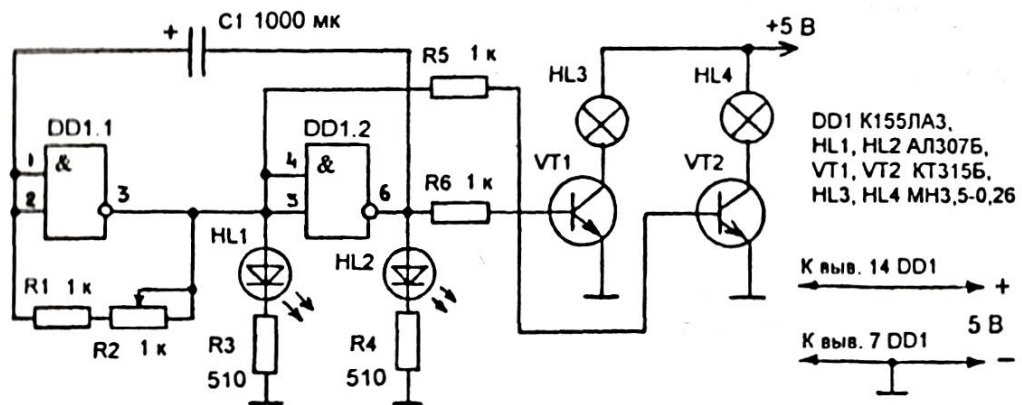


Рис. 4.6.2.

**Задание 4.6.3.**

Наблюдайте осциллограмму колебаний мультивибратора, собранного по рисунку 4.6.3, при разных номиналах ёмкости конденсатора и сопротивления резистора.

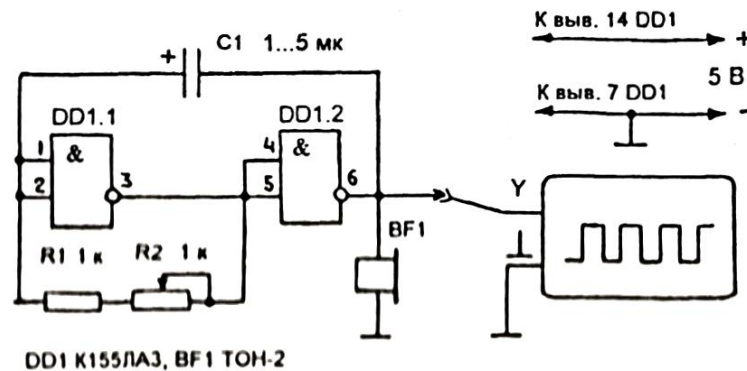


Рис. 4.6.3.

**Задание 4.6.4.**

Соберите мультивибратор по рисунку 4.6.4 и объяснив, почему он работает только при отключённой кнопке SB1?

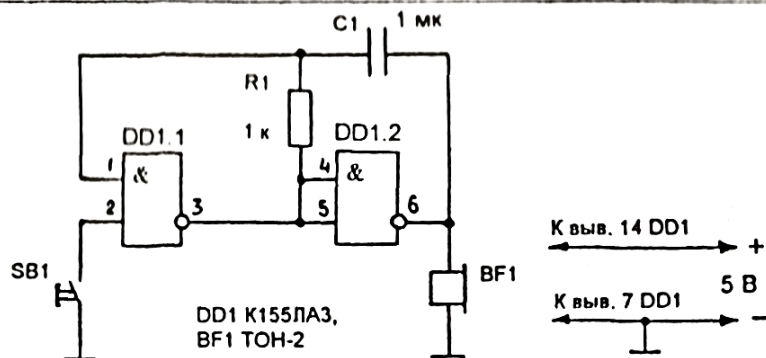


Рис. 4.6.4.

#### **Задание 4.6.5.**

Соберите мультивибратор по рисунку 4.6.5 и, меняя номиналы деталей, исследуйте его работу. В качестве индикаторов используйте светодиоды, транзисторы с лампами накаливания, головные телефоны (капсюли) и осциллограф.

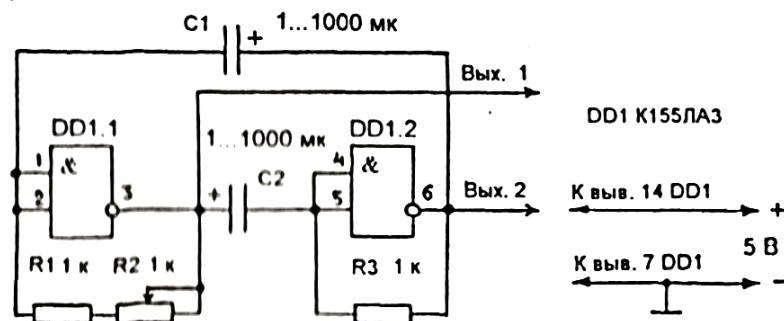


Рис. 4.6.5.

#### **Задание 4.6.6.**

Соберите конструкцию мультивибратора по рисунку 4.6.6 и объясните,

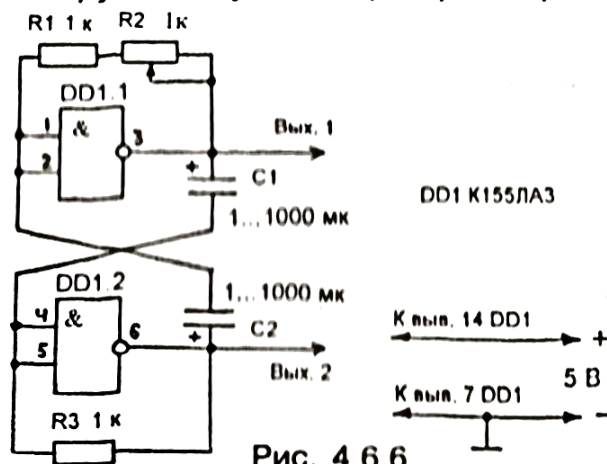


Рис. 4.6.6.



\_\_\_\_\_

### **Задание 4.6.7.**

1. Соберите конструкцию по рисунку 4.6.7, где светодиоды HL1 и HL2 вспыхивают поочередно. Но при замыкании кнопки SB1 светодиоды принимают те или иные противоположные друг другу состояния. Объясните, отчего это зависит.

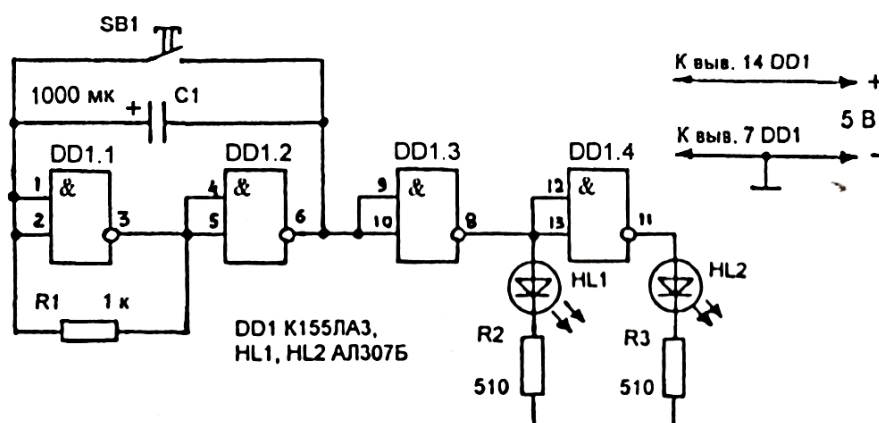


Рис. 4.6.7.

2. В схеме мультивибратора конденсатор  $C1$  ёмкостью 1000 мкФ смените на конденсатор ёмкостью 1 мкФ. Обратите внимание, что теперь оба светодиода светят как бы одновременно! Многократно замыкая кнопку SB1, следите за состоянием светодиодов. Объясните наблюдаемое явление.

3. Подумайте о том, нельзя ли на базе этой конструкции придумать игру по отгадыванию гаснущего светодиода при замыкании кнопки. Условия игры составьте сами.

#### 4.7 (0100-0111). Мультивибратор на трёх логических элементах.

Во всех предыдущих конструкциях мультивибраторов использовали два элемента микросхемы К155ЛА3 из четырёх и включали их инверторами. Более стабильны в работе мультивибраторы, составленные на трёх элементах. В нижеследующих заданиях рассмотрим работу некоторых из них.

### **Задание 4.7.1**

Соберите мультивибратор на трёх логических элементах 2И-НЕ.

включённых инверторами (рис. 4-7-1), и, изменяя номиналы времязадающих цепей (конденсаторов и резисторов), исследуйте его работу. В зависимости от частоты генератора к выходу подключайте те или иные известные Вам элементы индикации.

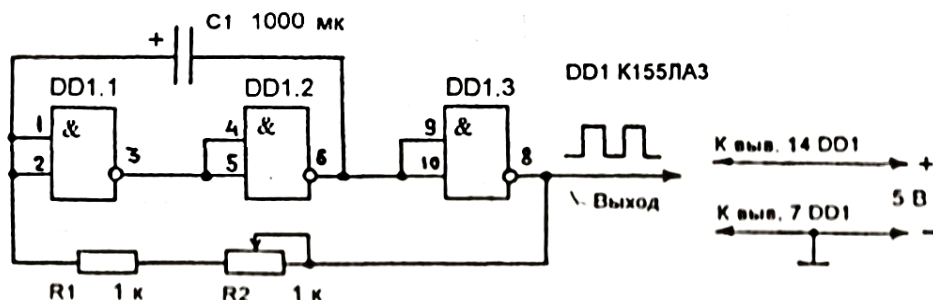


Рис. 4.7.1.

**Примечание:** При использовании конденсатора большой ёмкости в данной и других конструкциях в начальный момент его зарядки в цепи возникает большой силы мгновенный ток, способный пробить выходной транзистор логического элемента. Поэтому последовательно с конденсатором C1 желательно включить резистор сопротивлением 300...500 Ом. В описываемых опытах можно использовать параллельно включенные резисторы сопротивлением 1 кОм.

### **Задание 4.7.2.**

Объясните, чем отличается генератор, показанный на рисунке 4.7.2, от рассмотренного в предыдущем задании мультивибратора.

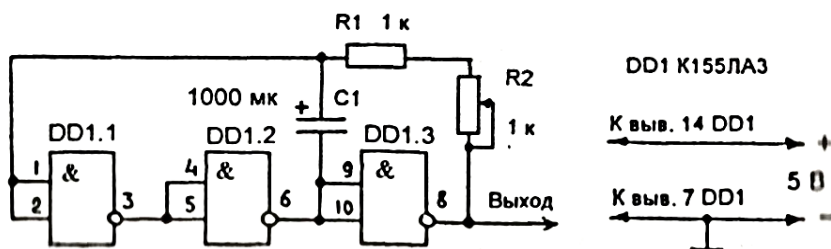


Рис. 4.7.2.

### **Задание 4.7.3.**

Соберите конструкцию по рисунку 4.7.3 и объясните, какие светодиоды мигают в одинаковых, какие - в противоположных фазах.

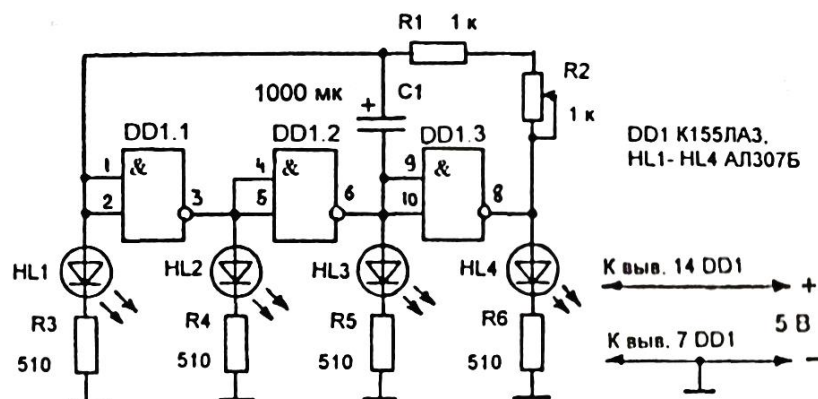


Рис. 4.7.3.

#### **Задание 4.7.4.**

Какими способами можно подключить телефонный капсюль для индикации генерации мультивибратора, схема которого показана на рисунке 4.7.4? Вашу гипотезу проверьте на опыте.

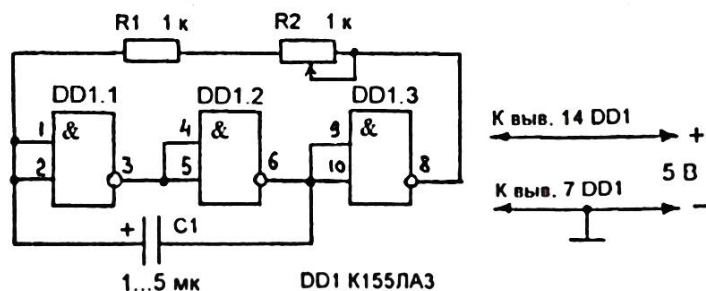


Рис. 4.7.4.

#### **Задание 4.7.5**

1. Соберите схему мультивибратора по рисунку 4.7.5 и убедитесь в том, что, замыкая кнопку SB1, можно остановить генерацию импульсов.  
2. Если параллельно кнопке включить многометровый шлейф из тонкого медного провода, то данную конструкцию можно использовать для охраны различных объектов. Обрыв провода вызывает звуковую сигнализацию, свидетельствующую о том, что охраняемая территория нарушена. Для увеличения громкости звука вместо телефонного капсюля BF1 можно использовать динамическую головку, включённую через транзисторный усилитель (см.рис.4.4.2).

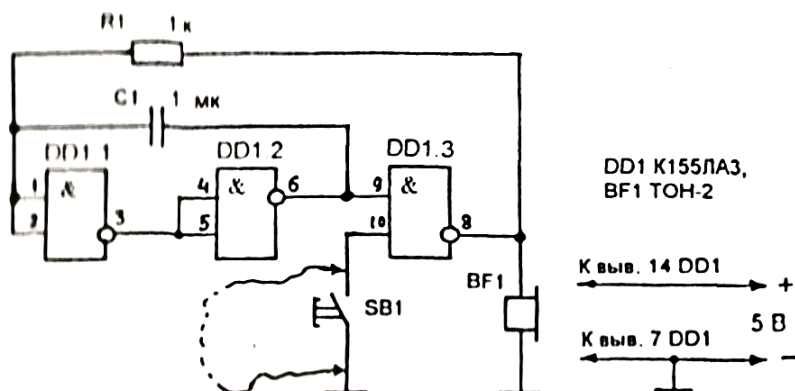


Рис. 4.7.5.

#### **Задание 4.7.6.**

Соберите конструкцию по рисунку 4.7.6 и исследуйте роль кнопочного выключателя SB1 в звучании телефона BF1. Объясните принцип работы конструкции.

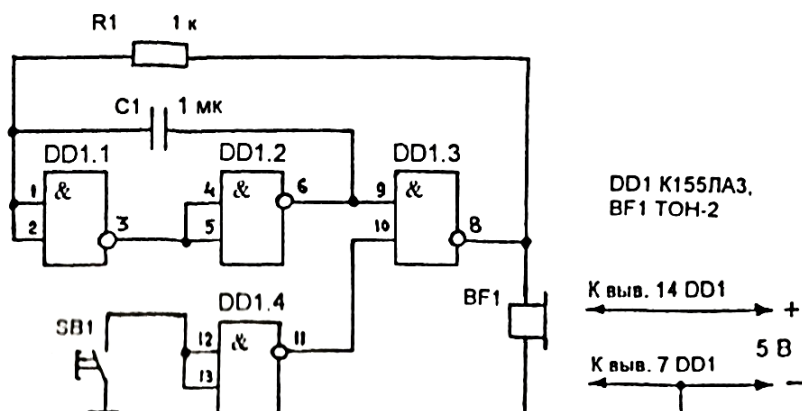


Рис. 4.7.6.

#### **Задание 4.7.7.**

1. Соберите установку по рисунку 4.7.7, где работа собранного на элементах DD1.1-DD1.3 мультивибратора управляется выводом 5, который соединён с коллектором транзистора VT1. Открытый транзистор на коллекторе (выводе 5 элемента DD1.2) формирует логический «0», закрытый - «1». Это зависит от сопротивления между проводами а и б, включёнными между базой и эмиттером транзистора. Чувствительность датчика регулируется базовым резистором R1.
2. Прodelайте такой опыт. Оголённые концы проводов а и б опустите в стакан с недисциплированной водой. При этом мультивибратор



начинает генерировать звуковые сигналы.

3. Включите в цепь (указано крестиком), соединяющую коллектор транзистора VT1 с входом 5 элемента DD1.2, инвертор на элементе DD1.4 и повторите опыт. Что изменилось?

4. Подумайте о возможностях практического использования рассмотренных конструкций.

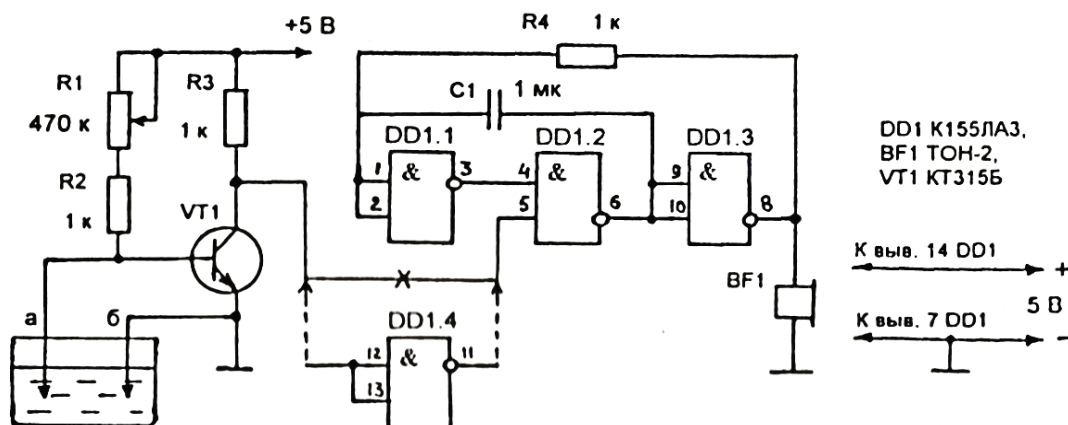


Рис. 4.7.7.

## 4.8 (0100-1000). Мультивибратор на четырёх логических элементах.

Для сборки конструкций мультивибраторов мы использовали 2 (в параграфах 4.1-4.6) или 3 (в параграфе 4.7) логических элемента микросхемы K155ЛА3. В генераторе прямоугольных импульсов, схема которого приведена на рисунке 4.8.1, использованы все 4 элемента микросхемы. Сам мультивибратор собран на трёх элементах DD1.1 - DD1.3. Элемент DD1.4 использован для формирования выходного сигнала.

### Задание 4.8.1.

Соберите конструкцию по рисунку 4.8.1 и, используя прилагаемые в комплекте конденсаторы, резисторы, транзисторные индикаторы, головные телефоны и осциллограф, исследуйте её работу. Для каждого случая нарисуйте схему с указанием номиналов применяемых деталей.

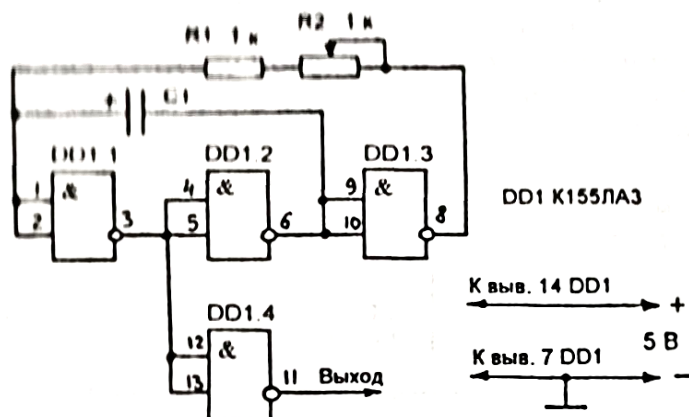


Рис. 4.8.1.

#### **Задание 4.8.2.**

На базе приобретённых из пройденных параграфов Вами знаний о принципе работы мультивибратора попробуйте составить свой четырёхэлементный генератор электрических колебаний, работоспособность которого проверьте в работе. У Вас должно получиться.

### **4.9 (0100-1001). Совместная работа двух мультивибраторов.**

На рисунке 4.6.4 была рассмотрена схема мультивибратора, работа которого управляется сигналом на входе 2 элемента DD1. При отключенной кнопке на входе 2 мультивибратор генерирует импульс, при включенной - не работает. Следовательно, если на этот вход подавать управляющие тактовые импульсы с выхода другого мультивибратора, то работой этого мультивибратора можно будет управлять.

#### **Задание 4.9.1.**

1. По рисунку 4.9.1а соберите конструкцию генератора прерывистого сигнала и, проверив его действие, объясните принцип работы.
2. Добавьте последовательно с резистором R1 в схеме первого (тактового) мультивибратора переменный резистор 1 кОм и, меняя его сопротивление, наблюдайте за совместной работой генераторов.

Объясните, что изменилось в их работе.

3. Прделайте такой же опыт со вторым мультивибратором - формирователем колебаний звуковой частоты. Объясните, что теперь регулирует переменный резистор, включённый последовательно с резистором R3.

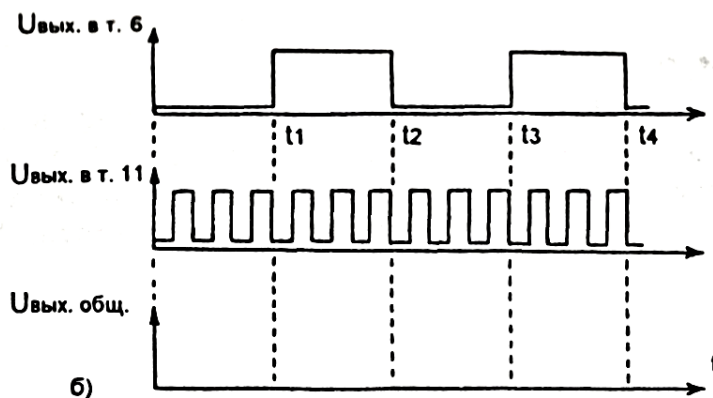
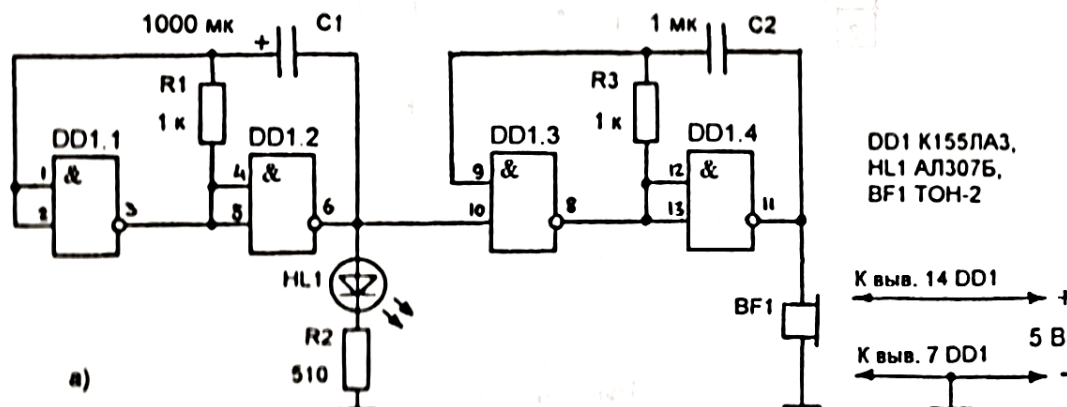


Рис. 4.9.1.

4. На рисунке 4.9.1б даны графики выходных напряжений (логических уровней) первого (тактового) мультивибратора (вверху) и второго - генератора звуковых колебаний, если бы он работал самостоятельно. Объясните, в какие моменты времени генерирует импульсы второй мультивибратор (DD1.3, DD1.4) при их совместной работе.

5. Перерисуйте в Вашей тетради эти два графика, а под ними начертите совмещённый во времени график работы второго мультивибратора.

### **Задание 4.9.2.**

1. Соберите по рисунку 4.9.2 конструкцию генератора прерывистых звуковых и световых сигналов.
2. Объясните принцип работы данной конструкции.
3. Как связаны периоды звучания телефона BF1 и свечения лампы HL3?

#### 4. Чем отличаются токи, протекающие по лампам HL2 и HL3?

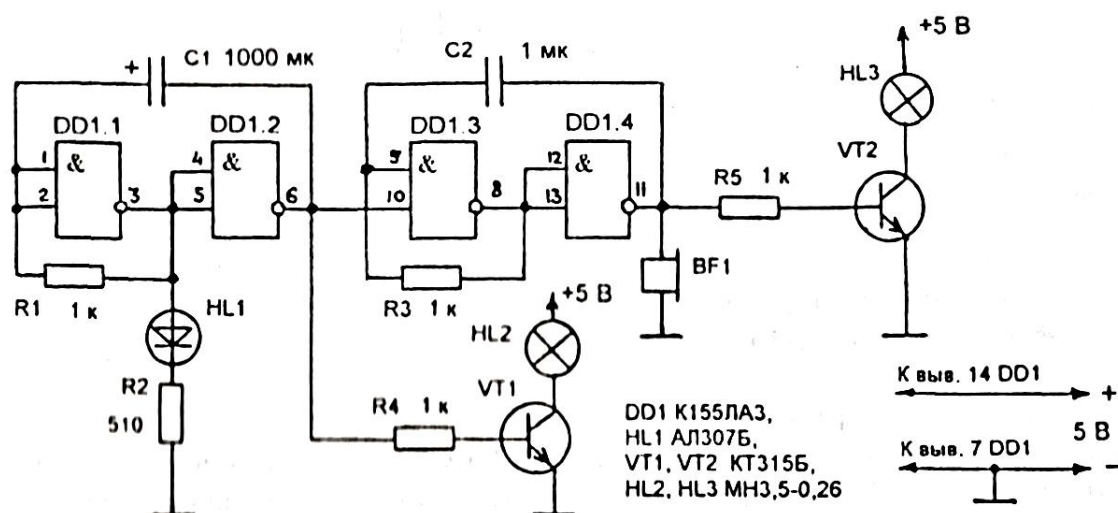


Рис. 4.9.2.

#### Задание 4.9.3.

Многие автолюбители используют генераторы прерывистых звуков для сигнализации о включении тумблера поворотных огней транспортных средств. Подумайте о том, как это можно сделать. Разработайте конструкцию и проверьте её работоспособность.

### 4.10 (0100-1010). Ждущий мультивибратор.

Рассмотренные выше мультивибраторы - симметричные и несимметричные - имеют два логических состояния. Но ни одно из них не является устойчивым. Мультивибратор автоматически переходит из одного состояния в другое. Время пребывания в том или ином состоянии зависит от номиналов времязадающих деталей - резисторов и конденсаторов, в чём мы убедились в разнообразных опытах.

Существует другой тип мультивибратора - так называемый **ждущий**, известный под названием **одновибратор**. Он имеет одно устойчивое и одно неустойчивое состояние. Одновибратор в устойчивом (ждущем) состоянии может находиться сколько угодно долго. Но с приходом на вход кратковременного запускающего сигнала он приходит в новое состояние, время пребывания в котором зависит не от длительности запускающего импульса, а от номиналов времязадающих резисторов и конденсаторов, из которых он собран. В результате этого на выходе одновибратора формируется одиночный прямоугольной формы импульс.





3. Ответьте, в каких состояниях находятся элементы DD1.1 и DD1.2:  
 а) до запуска одновибратора (в ждущем режиме);  
 б) после запуска.
4. Исследуйте зависимость длительности выходного импульса:  
 а) от сопротивления резистора R3 во входной цепи элемента DD1.2;  
 б) от ёмкости конденсатора C1 (к нему подключайте параллельно или последовательно ещё один такой же конденсатор).
5. Объясните, почему длительность формируемого импульса зависит от номиналов конденсатора и резистора.

**Подсказка:** Цепь зарядки конденсатора, когда на выводе 3 логическая 1: цепь питания «+», выходная цепь элемента DD1.1 (см.рис.3.7.4), резисторы R2 и R3, цепь питания «-». Цепь разрядки конденсатора, когда на выводе 3 логический 0: цепь питания «-», выходная цепь элемента DD1.1 (см.рис.3.7.5), входная цепь элемента DD1.2, цепь питания «+».

### **Задание 4.10.2.**

1. Соберите схему одновибратора по рисунку 4.10.3.

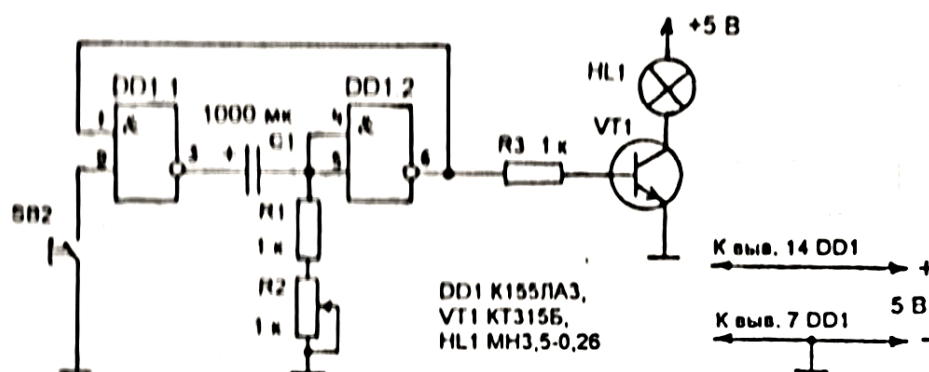


Рис. 4.10.3.

2. Подключите транзисторный индикатор с лампой к выходу элемента DD1.2. Объясните работу устройства до и после запуска одновибратора.
3. Повторите предыдущий пункт, подключив транзисторный индикатор к выходу элемента DD1.1 (выводу 3).
4. Подумайте о том, где можно использовать данное устройство.

### **Задание 4.10.3.**

1. Объясните работу одновибратора, приведённого на рисунке 4.10.4.
2. Соберите его и правильность ваших рассуждений проверьте на опыте.

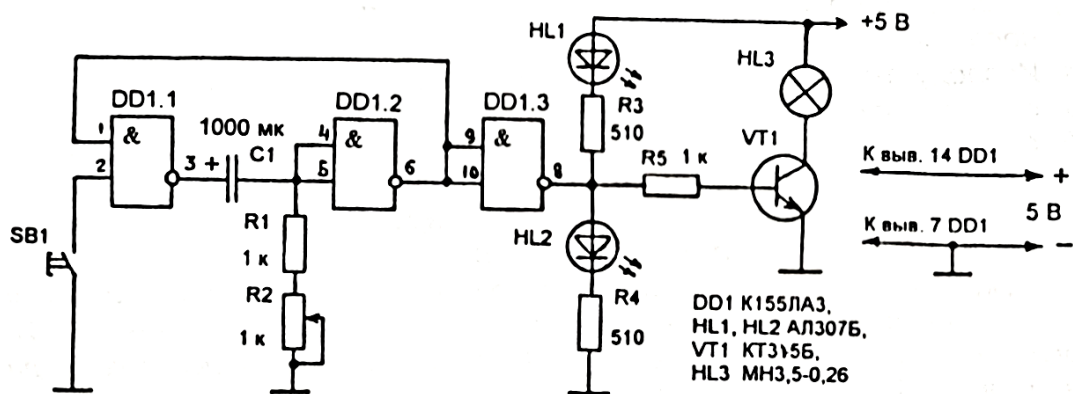


Рис. 4.10.4.

#### **Задание 4.10.4.**

1. Объясните работу устройства, схема которого приведена на рисунке 4.10.5.

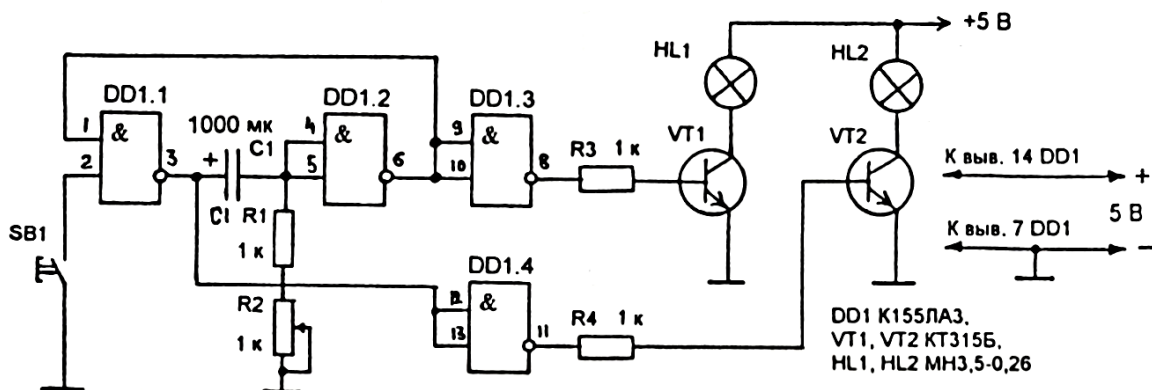


Рис. 4. 10. 5.

2. Соберите его и правильность ваших рассуждений проверьте экспериментально.

#### **Задание 4.10.5.**

1. В конструкции, приведённой на рисунке 4.10.6, к одновибратору подключен звуковой индикатор на элементах DD1.3 и DD1.4. Объясните принцип её работы и правильность ваших выводов проверьте на опыте.  
2. Повторите опыт, подключив звуковой индикатор (вывод 10 элемента DD1.3) к выходу элемента DD1.1 (выводу 3).





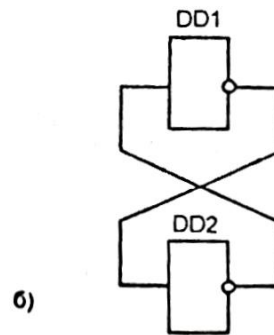
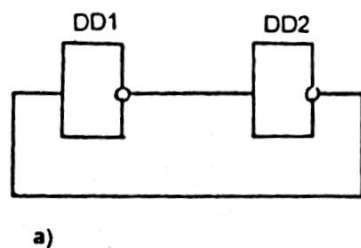


Рис. 5.1.1. Триггер: а) кольцо из двух инверторов, представляющий собой триггер; б) условно принятое изображение триггера.

### **Задание 5.1.1.**

По рисунку 5.1.2 изучите условные обозначения входов триггера:

- а) прямой статический или потенциальный вход, триггер управляется импульсами высокого уровня (логическими единицами);
- б) инверсный статический или потенциальный вход, триггер управляется импульсами низкого уровня (логическими нулями);
- в) прямой динамический вход, триггер срабатывает по фронту входного импульса;
- г) инверсный динамический вход, триггер срабатывает по срезу (спаду) входного импульса.

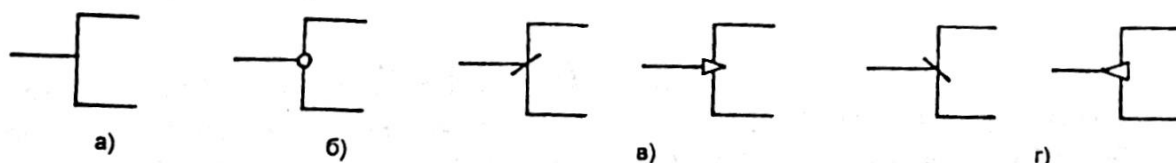


Рис. 5.1.2.

## **5.2 (0101- 0010). Асинхронный RS-триггер.**

Асинхронный RS-триггер составляют из двухвходовых элементов ИЛИ-НЕ (рис.5.2.1) или И-НЕ (рис.5.2.2). Входы триггера обычно обозначают буквами S от английского **set** - **установка** (в состояние 1) и R от английского **reset** - **возврат** (в исходное состояние 0). Триггеры имеют два выхода: прямой Q и инверсный  $\bar{Q}$ . Например, когда на прямом выходе Q имеется логическая 1, то на инверсном выходе  $\bar{Q}$  - логический 0. Асинхронность RS-триггера заключается в том, что входные сигналы вызывают немедленное изменение его состояния.

Триггер, собранный на элементах 2ИЛИ-НЕ (рис.5.2.1), имеет прямые входы R и S. Он переключается из одного состояния в другое импульсами высокого уровня (логическими 1). Входы триггера, составленного из элементов

2И-НЕ (рис.5.2.2), являются инверсными и обозначаются  $\bar{R}$  и  $\bar{S}$ . Этот триггер управляется логическими 0, т.е. импульсами низкого уровня. Мы в дальнейшем будем экспериментировать именно с RS-триггером с инверсными входами.

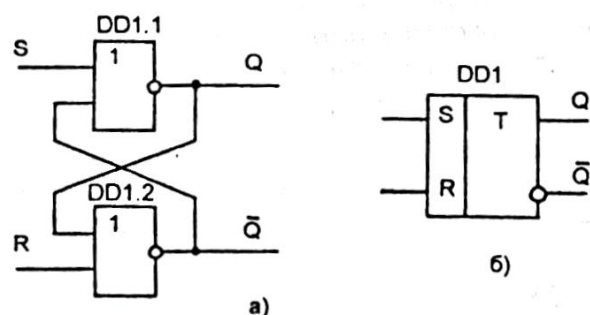


Рис. 5.2.1. Асинхронный RS-триггер с прямыми входами, реализованный из двух элементов 2ИЛИ-НЕ (а), и его условное обозначение (б).

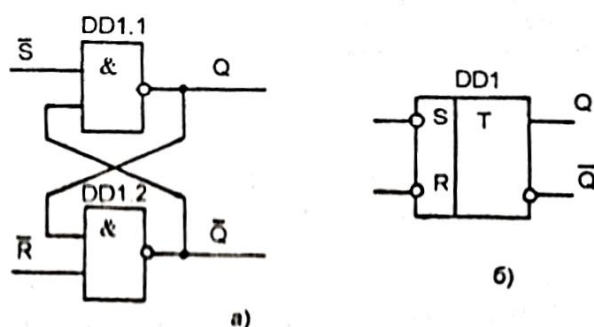


Рис. 5.2.2. Асинхронный RS-триггер с инверсными входами, реализованный из двух элементов 2И-НЕ (а), и его условное обозначение (б).

### **Задание 5.2.1.**

Внимательно посмотрите на структурные схемы и их условные графические обозначения асинхронных RS-триггеров с прямыми и инверсными входами (рис. 5.2.1 и рис. 5.2.2) и скажите, чем они отличаются друг от друга.

### **Задание 5.2.2.**

1. По рисунку 5.2.3 соберите асинхронный RS-триггер с инверсными входами на двух логических элементах 2И-НЕ. Для индикации состояний триггера используйте светодиоды или вольтметры (или и то, и другое).
2. Перерисуйте данную схему, используя условное обозначение

асинхронного RS-триггера.

3. Включите питание и посмотрите, какой из выходов (элементов) оказался в единичном состоянии. Помните, что это состояние равновероятно для обоих выводов. Пусть  $Q=1$ ,  $\bar{Q}=0$ , т.е. элемент DD1.1 оказался в единичном состоянии, а элемент DD1.2 - в нулевом. В таком защёлкнутом состоянии (храня 1 бит информации) триггер может находиться сколь угодно долго.

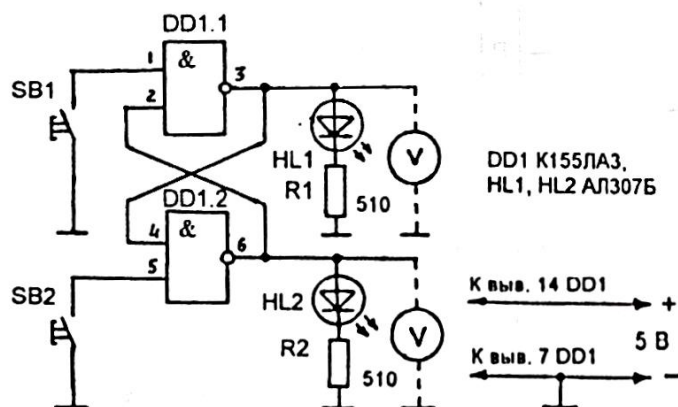


Таблица 5.2.1.

| Вход      |           | Выход         |           |
|-----------|-----------|---------------|-----------|
| $\bar{S}$ | $\bar{R}$ | Q             | $\bar{Q}$ |
| 0         | 0         | неопределенно |           |
| 0         | 1         | 1             | 0         |
| 1         | 0         | 0             | 1         |
| 1         | 1         | без изменений |           |

Рис. 5.2.3.

4. Многократно замыкая контакты SB1 (подавая на инверсный вход S логический 0), убедитесь в том, что при этом состояние триггера не меняется.

4. Замкните кратковременно контакты SB2 (подайте на инверсный вход R логический 0). Что изменилось на выходах триггера? Прямой выход Q приобрёл состояние 0, а инверсный  $\bar{Q}$  - 1. В этом состоянии триггер тоже может находиться сколь угодно долго, и неоднократное замыкание контактов SB2 состояния элементов не меняет. Убедитесь в этом.

5. Вновь нажмите на кнопку SB1. Что изменилось? Правильно. Это вызвало изменение состояния защёлки, когда  $Q=1$ ,  $\bar{Q}=0$ .

### **Задание 5.2.3.**

На собранной в задании 5.2.2. установке (рис. 5.2.3) проверьте таблицу состояния асинхронного RS-триггера с инверсными входами в зависимости от входных сигналов (таблица 5.2.1).

**Примечание:** Обратите внимание, что если на оба входа подан логический 0, то на выходах должна быть логическая 1. Это состояние противоречит логике действия триггера и считается недопустимым. Подача на оба входа логической 1 не меняет состояния триггера.

### **Задание 5.2.4.**

Самостоятельно составьте таблицу состояния асинхронного RS-



триггера с прямыми входами, собранного на элементах 2ИЛИ-НЕ (рис. 5.2.1). Если у Вас есть соответствующая микросхема, например, К155ЛЕ1, соберите триггер и убедитесь в правильности таблицы.

### **Задание 5.2.5.**

Соберите RS-триггер с ламповыми индикаторами на выходах (рис. 5.2.4). Объясните, как работает эта конструкция. Ваши рассуждения проверьте экспериментально.

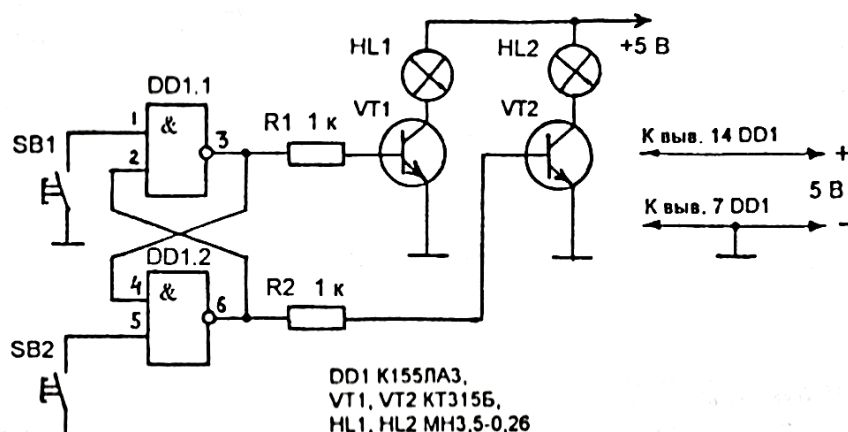


Рис. 5.2.4.

### **Задание 5.2.6.**

На базе RS-триггера придумайте игру «Кто быстрее?» и, разработав её условия, поиграйте.

**Подсказка.** На установках, собранных по рисункам 5.2.3 и 5.2.4, если на обоих входах присутствует логический 0 (нажаты обе кнопки), то на обоих выходах имеется логическая 1. В зависимости от того, какая кнопка раньше отпускается (на какой вход подаётся 1), триггер займёт одно из устойчивых состояний (погаснет тот или иной индикатор). Если у каждой кнопки свой «хозяин» и они по команде третьего играющего как можно быстрее должны отпустить кнопки...

### **Задание 5.2.7.**

На рисунке 5.2.5 приведён RS-триггер, к выходам которого подключены различные индикаторы. Как работает эта установка? Соберите её и проверьте в работе.

**Примечание:** Под условным обозначением RS-триггера



подразумевается комбинация, составленная из двух элементов 2И-НЕ (рис. 5.2.4).

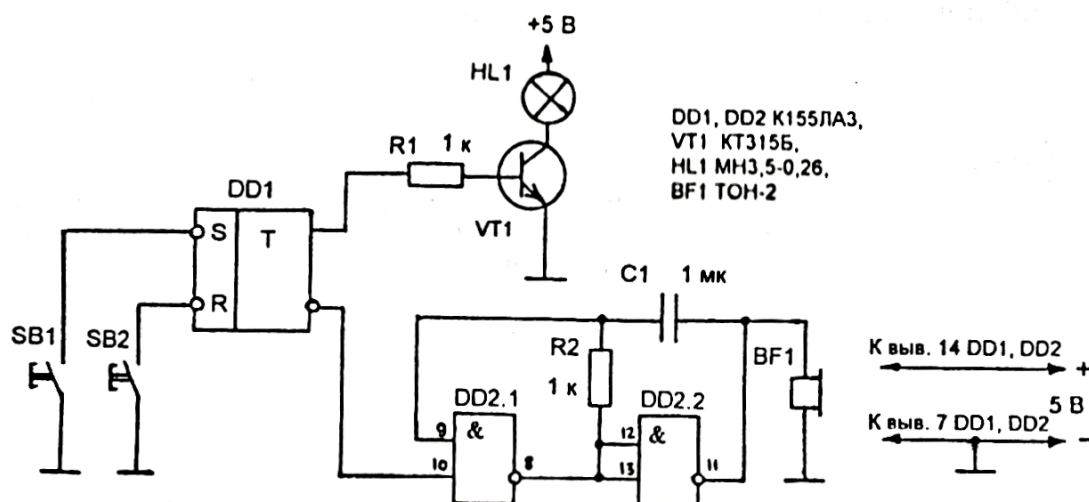


Рис. 5.2.5.

### **Задание 5.2.8.**

На базе полученных знаний о принципе работы RS-триггера разработайте электронное устройство с использованием триггера с элементами индикации и проверьте его работоспособность на опыте.

## **5.3 (0101-0011). Синхронный RS-триггер.**

В отличие от асинхронного RS-триггера, у которого, как уже было сказано, поступающие входные сигналы вызывают немедленное изменение его состояния, существует синхронный (или тактируемый) триггер. Он, кроме информационных входов S и R (S и R), имеет дополнительный вход C (от английского clock - часы) для подачи синхронизирующего (тактового) импульса. У синхронного RS-триггера входные (информационные) сигналы могут изменить логическое состояние на выходах только с «разрешения» тактового (синхронизирующего) импульса, подаваемого на вход C.

Синхронный RS-триггер легко реализуется на соответствующем асинхронном триггере включением к входам одноимённых элементов 2ИЛИ-НЕ (рис. 5.3.1а) или 2И-НЕ (рис. 5.3.2а).

В таблице 5.3.1 дана истинность состояний (таблица состояний) синхронного RS-триггера с прямыми входами (рис. 5.3.2). знаки расшифровываются так:

t - момент времени до подачи сигналов (логических уровней) на входы триггера;

$t+1$  - момент времени после подачи сигналов на входы;  
 $Q^t$  - состояние выхода  $Q$  до подачи входных сигналов;  
 $Q^{t+1}$  - состояние выхода  $Q$  после подачи входных сигналов.

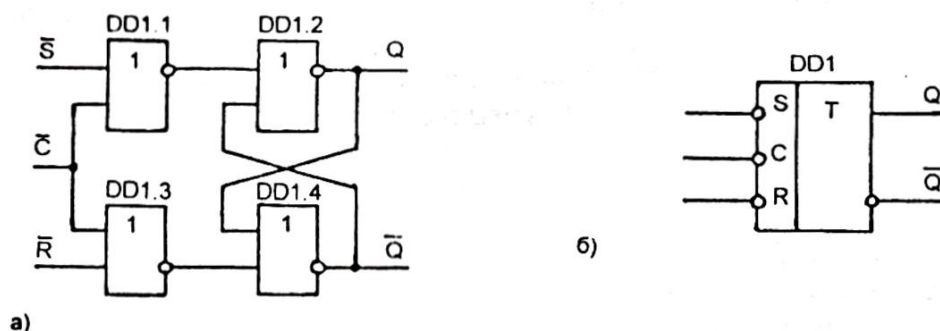


Рис. 5.3.1: а) синхронный RS-триггер, реализованный на элементах 2ИЛИ-НЕ; б) графическое его изображение.

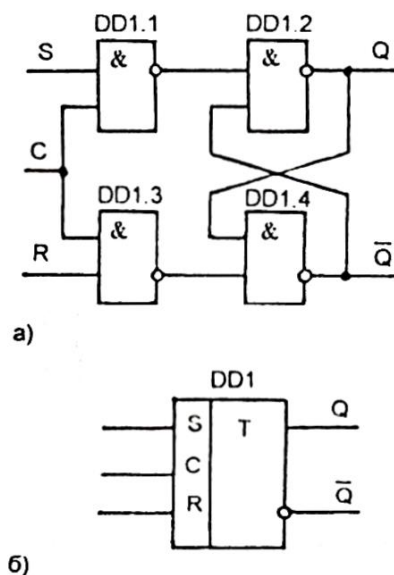


Таблица 5.3.1.

| $t$ |   |   | $t+1$     |
|-----|---|---|-----------|
| S   | R | C | $Q^{t+1}$ |
| 0   | 0 | 0 | $Q^t$     |
| 1   | 0 | 0 | $Q^t$     |
| 0   | 1 | 0 | $Q^t$     |
| 1   | 1 | 0 | $Q^t$     |
| 0   | 0 | 1 | $Q^t$     |
| 1   | 0 | 1 | 1         |
| 0   | 1 | 1 | 0         |
| 1   | 1 | 1 | *         |

Рис. 5.3.2: а) синхронный T-триггер, реализованный на элементах 2И-НЕ; б) графическое его изображение.

Состояния  $Q^t$  и  $Q^{t+1}$  инверсного входа в таблице не указываются, т.к. они противоположны состояниям  $Q^t$  и  $Q^{t+1}$  прямого выхода. Знак  $Q^t$  в первых пяти строках означает, что после поступления указанных в данных строках входных сигналов состояние триггера не изменилось. Знаком «\*» отмечена запрещённая комбинация уровней входов или неопределённое состояние выходов.

Из таблицы видно, что изменение логического состояния триггера происходит только при положительных импульсах (логических 1) на тактирующем входе C. Причём, логическая 1 на информационном входе S устанавливает триггер в единичное состояние, логический 0 - в нулевое.

### **Задание 5.3.1.**

- 1 Изучив рисунки 5.3.1 и 5.3.2, ответьте, чем отличаются обозначения входов синхронных RS-триггеров, собранных на элементах ИЛИ-НЕ и И-НЕ.
2. Составьте таблицу состояний синхронного RS-триггера с инверсными входами, приведённого на рисунке 5.3.1.

### **Задание 5.3.**

1. По рисунку 5.3.3 соберите синхронный RS-триггер.
2. Комбинируя уровни 0 и 1 на входах S, R, C, следите за состоянием светодиодов, установленных на выходах триггера. По результатам наблюдений заполните таблицу состояний 5.3.2.
3. Сравните полученную таблицу 5.3.2 с таблицей 5.3.1.

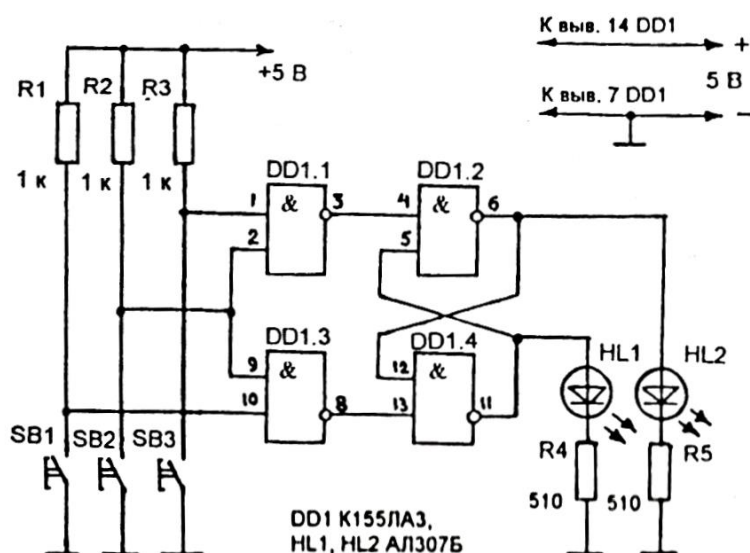


Таблица 5.3.1.

| S | R | C | Q | $\bar{Q}$ |
|---|---|---|---|-----------|
| 0 | 0 | 0 |   |           |
| 1 | 0 | 0 |   |           |
| 0 | 1 | 0 |   |           |
| 1 | 1 | 0 |   |           |
| 0 | 0 | 1 |   |           |
| 1 | 0 | 1 |   |           |
| 0 | 1 | 1 |   |           |
| 1 | 1 | 1 |   |           |

Рис. 5.3.3.

### **Задание 5.3.3.**

1. Из двух микросхем K155ЛА3 соберите установку, показанную на рисунке 5.3.4, где на элементах DD1.1 - DD1.3 устроен генератор тактовых импульсов, на элементах DD2.1 - DD2.4 - синхронный RS-триггер (см. рис. 5.3.3.). Светодиоды индицируют логические уровни (светят - 1, не светят - 0) на синхронизирующем входе C (HL1) и выходах Q,  $\bar{Q}$  (HL2, HL3). Логические уровни на информационных входах S и R

формируются кнопками SB1 и SB2 (не замкнуты - 1, замкнуты - 0).

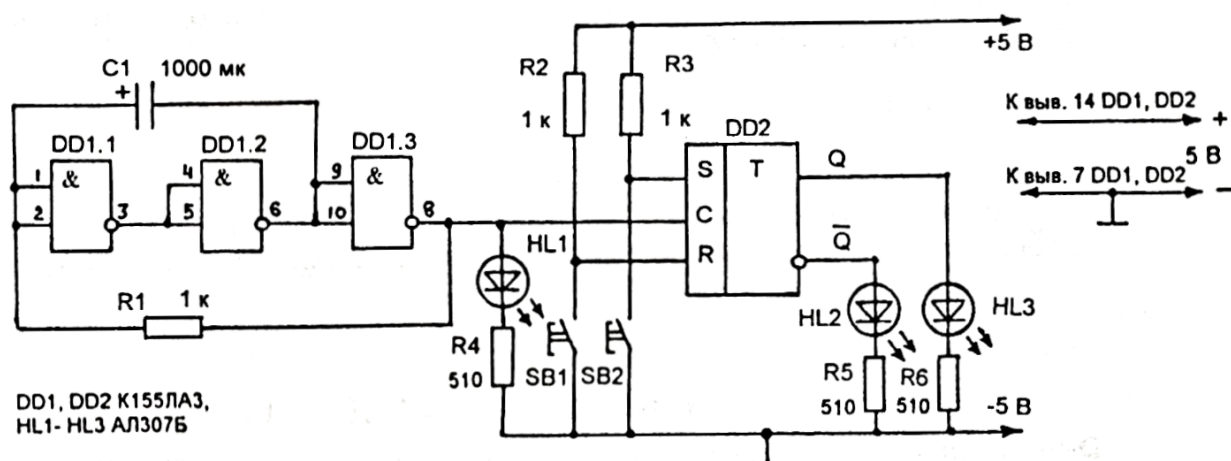


Рис. 5.3.4.

2. Исследуйте действие установки и опишите работу синхронного RS-триггера при поступлении на синхронизирующий вход С тактовых импульсов и подаче различных логических уровней на информационные входы S, R.

### Задание 5.3.4.

1. Опишите принцип работы устройства, приведённого на рисунке 5.3.5.
2. Соберите его и проверьте работоспособность генератора тактовых импульсов (DD1.1 - DD1.4) и триггера (DD2.1 - DD2.4) по-отдельности.

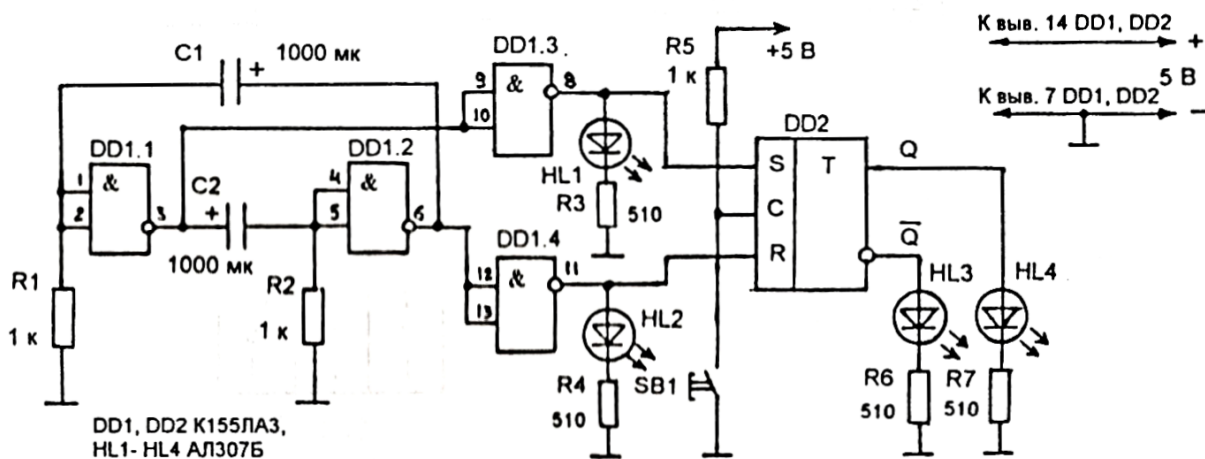


Рис. 5.3.5.



3. Соедините генератор с триггером и проверьте их совместную работу.
4. Объясните, как зависит состояние триггера оттого, замкнуты контакты кнопки SB1 или нет. Почему?

### **Задание 5.3.5.**

Если у вас есть микросхема 4·2ИЛИ-НЕ (например, К155ЛЕ1), то просим собрать на ней конструкцию RS-триггера и исследовать его работу.

## **5.4 (0101-0100). D-триггер.**

**D-триггер** (от английского Delay - задержка), часто используемый в вычислительной технике, имеет один информационный вход (D-вход) и один вход для синхронизирующего (тактирующего) сигнала (C-вход). Основное назначение D-триггера - задержка сигнала, подаваемого на D-вход. Он, как и рассмотренный выше RS-триггер, может быть построен на элементах И-НЕ. На рисунке 5.4.1 показаны функциональная (структурная) схема (а), условное графическое обозначение (б), временные диаграммы (в) и таблица состояний (г).

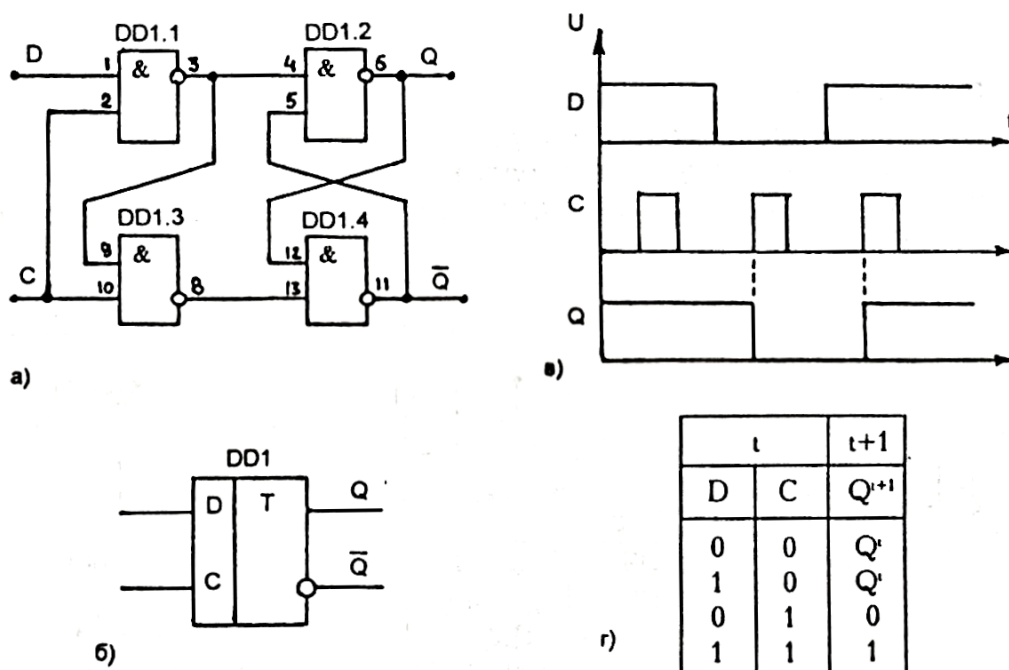


Рис. 5.4.1. D-триггер, реализованный на четырёх элементах 2И-НЕ (а), его графическое обозначение (б), временные диаграммы (в) и таблица истинности (г).

Из диаграммы и таблицы видно, что при нулевом уровне синхронизирующего сигнала ( $C=0$ ) изменения уровней на входе D на состоянии триггера не сказываются ( $Q^{t+1} = Q^t$ ). При  $C=1$  триггер принимает состояние, определяемое входным сигналом. Следовательно, поступающий на информационный вход D сигнал на прямом выходе Q появляется с задержкой на время одного такта синхронизации.

### **Задание 5.4.1.**

1. По рисунку 5.4.2 соберите на логических элементах 2И-НЕ функциональную схему D-триггера и, манипулируя кнопками SB1, SB2 на D- и C-входах, проверьте истинность каждой строки таблицы состояний (рис.5.4.1г).

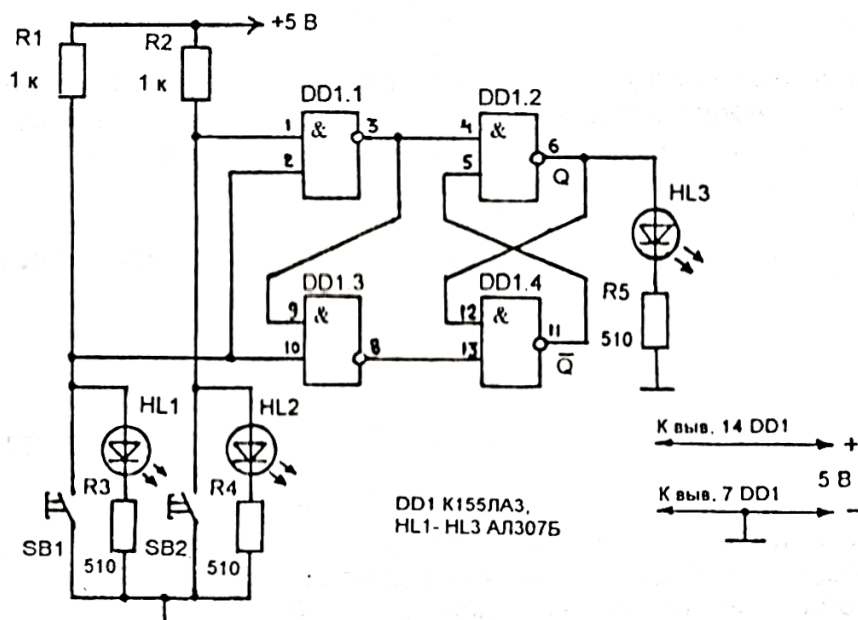
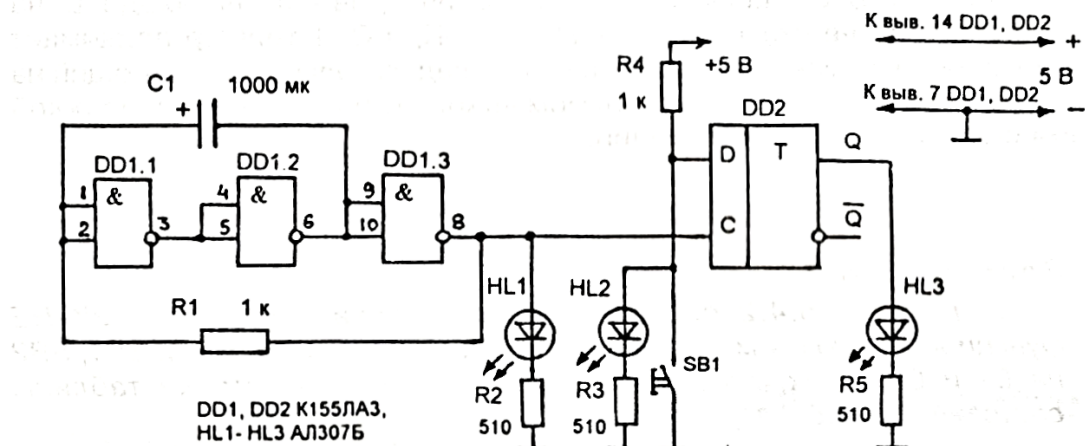


Рис. 5.4.2.

2. Перерисуйте эту схему, используя вместо структурной схемы условную графическую (см. рис.5.4.1б).

### **Задание 5.4.2.**

1. По рисунку 5.4.3 соберите конструкцию для изучения принципа работы D-триггера. Здесь на синхронизирующий вход C подаётся тактовый сигнал от генератора прямоугольных импульсов, собранных на элементах DD1.1 - DD1.3.



2. Следите за состоянием триггера (светодиода HL3): а) при замкнутых контактах кнопки, когда на информационном входе D логический 0; б) при отключенной кнопке, когда на входе D логическая 1.
3. Ответьте, когда и как реагирует триггер на тактовые импульсы, поступающие на вход С. Как Ваши наблюдения согласуются с временной диаграммой (рис. 5.5.1в) и таблицей состояний (рис. 5.5.1г)?

В серии интегральных схем К155 есть микросхема К155ТМ2, представляющая собой два независимых друг от друга D-триггера, которых объединяет общая цепь питания и единый корпус (рис. 5.5.1). Каждый триггер имеет два выхода - прямой Q и инверсный  $\bar{Q}$ . Входов четыре. Вход С - это вход тактовых импульсов синхронизации. D - это информационный вход; сигнал от него передаётся на выходы Q и  $\bar{Q}$  по положительному перепаду (фронту) импульса на тактовом входе, о чём свидетельствует знак «▷» на входе С, направленный остриём в сторону микросхемы (если остриё треугольного знака направлено от микросхемы, то триггер срабатывает по срезу (спаду) импульса (см. задание 5.1.1)). По входам D и С триггер действует как ячейка памяти или как триггер со счётным входом. Входы R и S - асинхронные инверсные входы. По ним D-триггер работает как RS-триггер независимо от сигнала на тактовом входе. Обычно на принципиальных схемах электронных устройств D-триггеры микросхемы К155ТМ2 изображают отдельно в различных участках схем, не указывая неиспользуемые выводы.

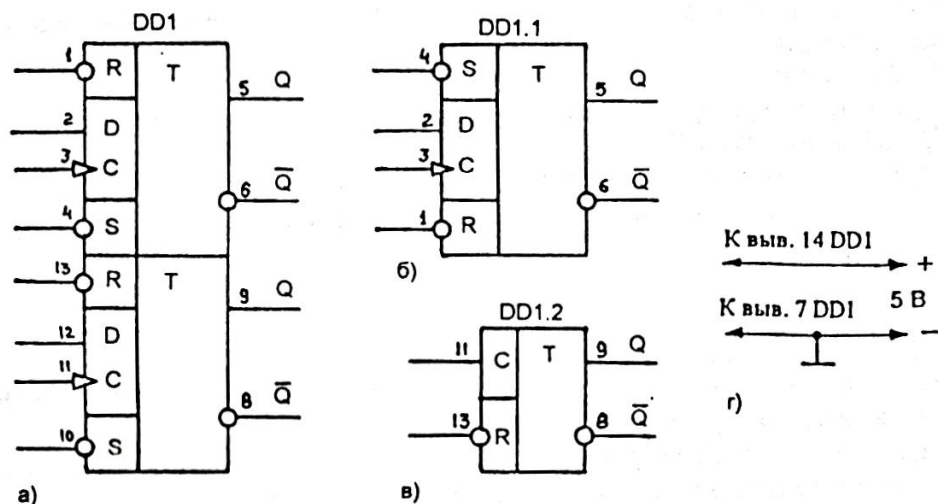


Рис. 5.5.1. D-триггеры микросхемы K155TM2 (а), условное обозначение одного из триггеров (б), упрощённое обозначение триггера без указания неиспользованных выводов (в), питание (г).

### Задание 5.5.1.

**Изучите работу D-триггера как RS-триггера.**

1. По параграфу 5.2 повторите принцип работы асинхронного RS-триггера.
2. Собрав схему по рисунку 5.5.2, испытайте работу D-триггера в режиме RS-триггера. Обратите внимание, что неиспользованные выводы на рисунке не указаны. Пунктиром показаны возможные варианты подключения элементов индикации.
3. На основе Ваших наблюдений заполните таблицу состояний триггера (табл. 5.5.1).

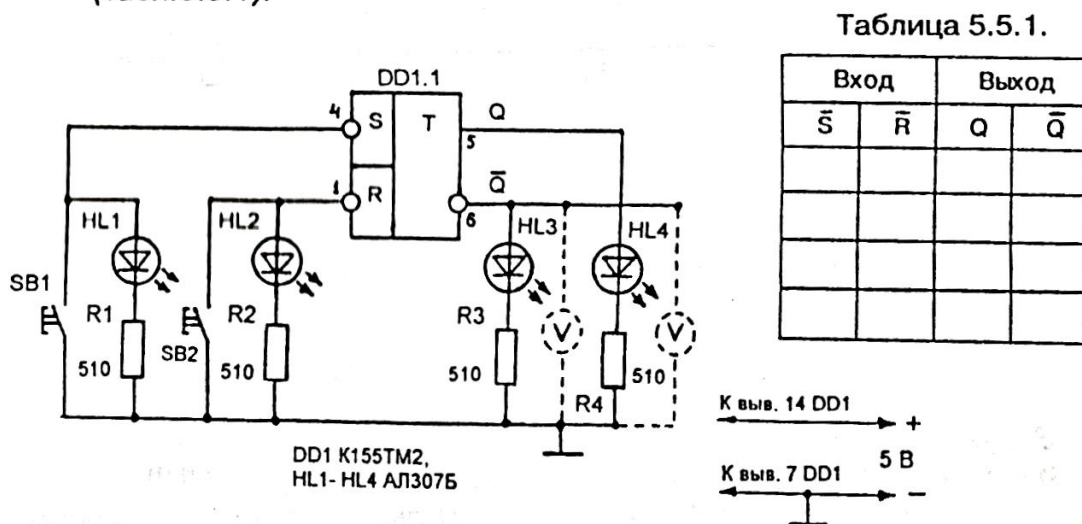


Рис. 5.5.2.

Таблица 5.5.1.

| Вход      |           | Выход |           |
|-----------|-----------|-------|-----------|
| $\bar{S}$ | $\bar{R}$ | Q     | $\bar{Q}$ |
|           |           |       |           |
|           |           |       |           |
|           |           |       |           |
|           |           |       |           |
|           |           |       |           |



4. Сделайте выводы о том, как работает D-триггер, включенный в режиме RS-триггера.
5. Ответьте:
  - чем триггер принципиально отличается от а) мультивибратора, б) одновибратора?
  - почему входы триггера S и R называются инверсными?
  - чем отличаются выходы Q и  $\bar{Q}$  друг от друга?

### **Задание 5.5.2.**

**Исследуйте принцип действия D-триггера без тактовых сигналов на синхронизирующем входе С.**

1. Соберите схему по рисунку 5.5.3, где к синхронизирующему входу С ничего не подключено (сигналы не поступают).
2. Включите питание и запомните начальное состояние триггера, когда на входе D присутствует логическая 1 (кнопка SB1 не замкнута). Нажав на кнопку SB1, подайте на вход D логический 0. Что изменилось на выходе триггера? Ничего.
3. Манипулируя кнопками SB2 и SB3, переведите триггер в другое состояние. Вновь кнопкой SB1 сформируйте на входе D логические 1 и 0. Как на это реагирует триггер? Никак.

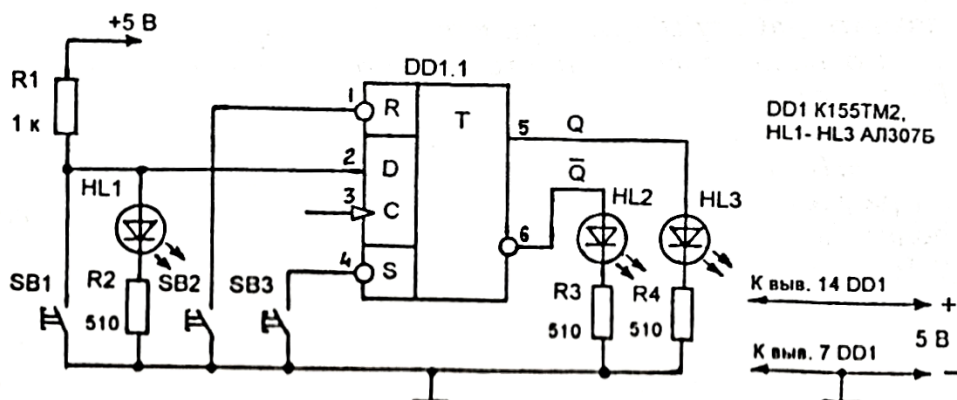


Рис. 5.5.3.

**Вывод:** D-триггер без синхронизирующих импульсов на входе С на поступающие на информационный вход D сигналы не реагирует.

### **Задание 5.5.3.**

**Изучите принцип работы D-триггера.**

1. Соберите схему по рисунку 5.5.4а, где мультивибратор на элементах DD1.1 - DD1.3 представляет собой генератор тактовых импульсов,

подаваемых на синхронизирующий вход  $C$  D-триггера. Логические уровни на информационном входе  $D$  формируются кнопочным выключателем  $SB1$ : логическая 1 - кнопка выключена; логический 0 - кнопка включена. Светодиод  $HL1$  индицирует уровни тактирующих (синхронизирующих) импульсов: высокий уровень (1) - светодиод горит; низкий уровень (0) - не горит. Светодиоды  $HL1$  и  $HL3$  аналогично индицируют уровни сигналов на инверсном  $\bar{Q}$  и прямом  $Q$  выходах.

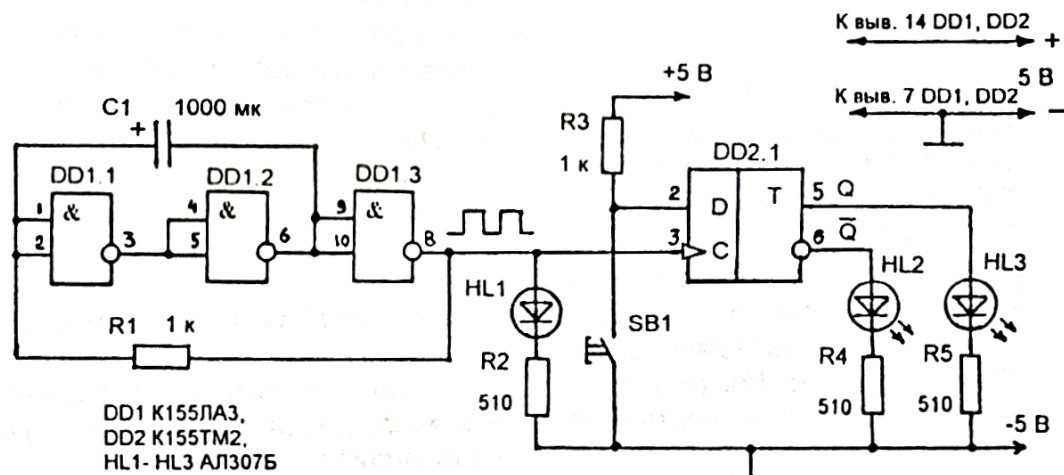


Рис. 5.5.4а.

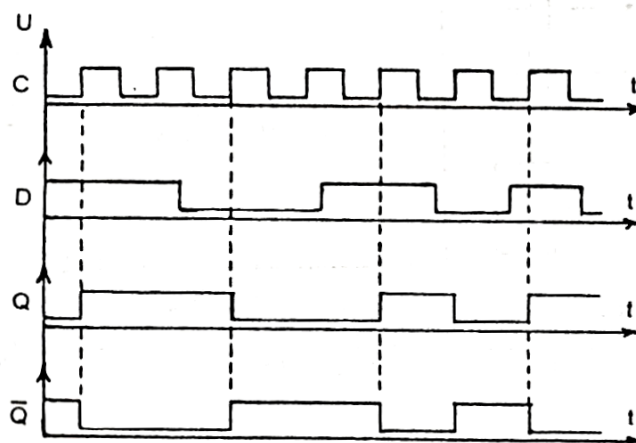


Рис. 5.5.4б.

2. Многократно замыкая и размыкая кнопку  $SB1$ , следите за состоянием триггера: светодиод  $HL3$  горит - триггер в единичном состоянии ( $Q = 1$ ,  $\bar{Q} = 0$ ); светодиод  $HL3$  не горит - триггер в нулевом состоянии ( $Q = 0$ ,  $\bar{Q} = 1$ ).

При внимательном наблюдении Вы должны прийти к выводу, что при логической 1 на входе  $D$  (кнопка  $SB1$  выключена) первый же положительный тактирующий импульс (фронт импульса) на входе  $C$

переводит триггер в единичное состояние и на остальные импульсы не реагирует; при логическом 0 на входе D первый же положительный импульс переключит триггер в нулевое положение.

При непрерывном поступлении синхронизирующих импульсов состояние триггера определяется уровнем сигнала на D-входе. Это иллюстрируют совмещённые во времени графики сигналов на входах C и D и выходах Q и  $\bar{Q}$  (рис.5.5.4б). Обратите внимание на то, что на спады синхронизирующих импульсов триггер не реагирует.

#### **Задание 5.5.4.**

**Изучите принцип работы D-триггера.**

1. Соберите конструкцию по рисунку 5.5.5.

Объясните роль мультивибраторов, собранных на элементах DD1.1, DD1.2 и DD1.3, DD1.4.

3. Что индицируют светодиоды HL1 - HL4?

4. Включите питание, наблюдайте за работой устройства и сделайте вывод о принципе действия.

**Примечание:** Конденсатор C3 = 5 мкф рекомендуем заменить конденсатором ёмкостью 100...200 мкф, тогда тактовые импульсы, подаваемые на вход C, будут заметны визуально.

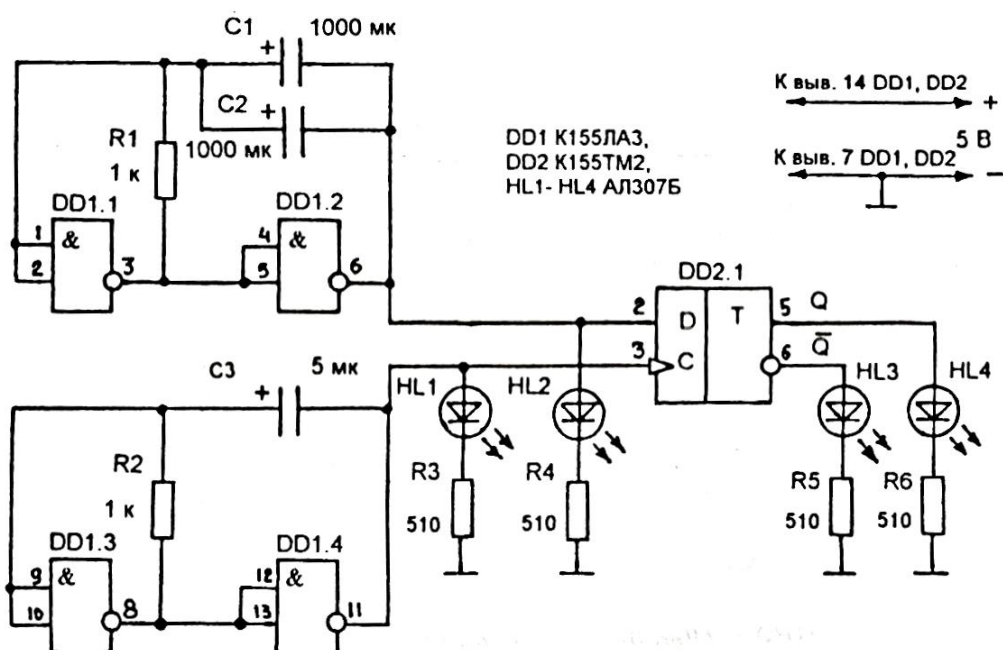


Рис. 5.5.5.

### **Задание 5.5.5.**

**Изучите работу D-триггера в режиме счёта.**

1. Соберите конструкцию по рисунку 5.5.6а, где на элементах DD1.1 - DD1.3 собран генератор прямоугольных импульсов; вход D соединен с инверсным выходом  $\bar{Q}$ ; информация от генератора поступает на вход C.

2. Включите питание и внимательно следите за работой устройства. Каждый приходящий на вход C импульс (точнее фронт) переключает триггер в новое состояние. Если Вы посчитаете число миганий светодиодов HL1 и HL3 за какое-то время, то заметите, что частота пульсаций второго из них в два раза меньше, чем у первого. Это наглядно иллюстрирует график, приведённый на рисунке 5.5.6б.

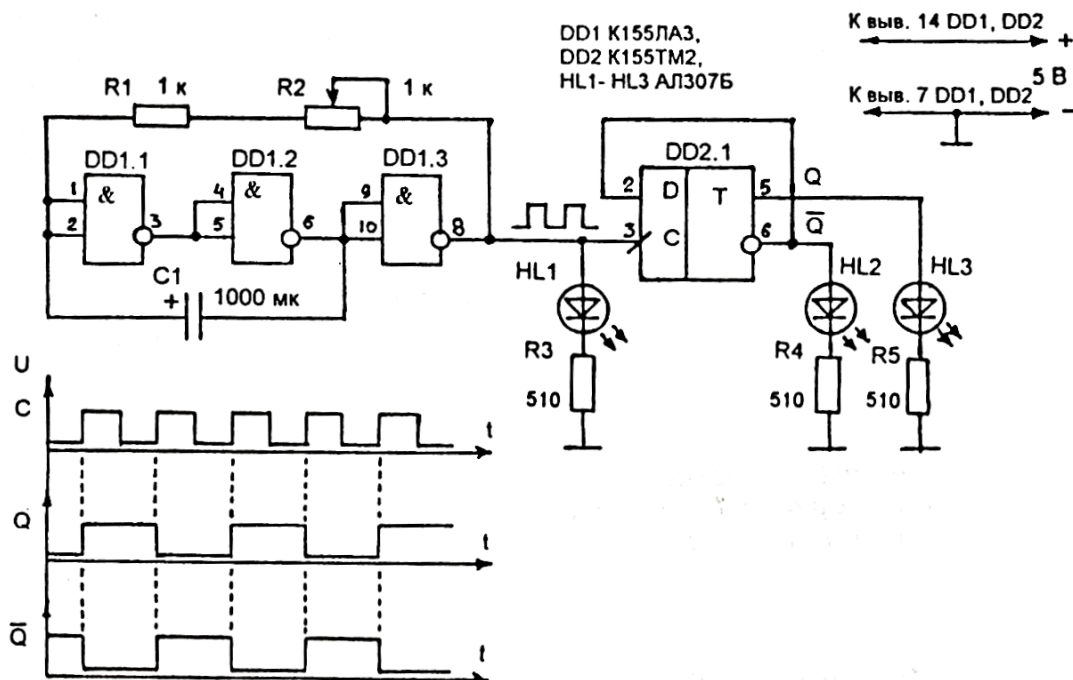


Рис. 5.5.7.

**Вывод:** D-триггер, включённый как триггер со счётным входом, делит частоту входного сигнала на 2 и выполняет функцию двоичного счётчика.

## **5.6 (0101-0110). Т-триггер.**

Рассмотренный выше D-триггер с обратной связью между входом и выходом называется также **Т-триггером** (от английского toggle -



переключатель). На рисунке 5.6.1а показано его условное обозначение. Он имеет один управляющий вход Т и два выхода - Q и  $\bar{Q}$ . При каждом поступлении на вход Т сигнала «1» Т-триггер переключает уровни на выходе.

Т-триггер можно собрать на 4-х элементах 2И-НЕ (рис.5.6.1б). Он состоит из RS-триггера (элементы DD1.3, DD1.4) и логики управления (элементы DD1.1, DD1.2).

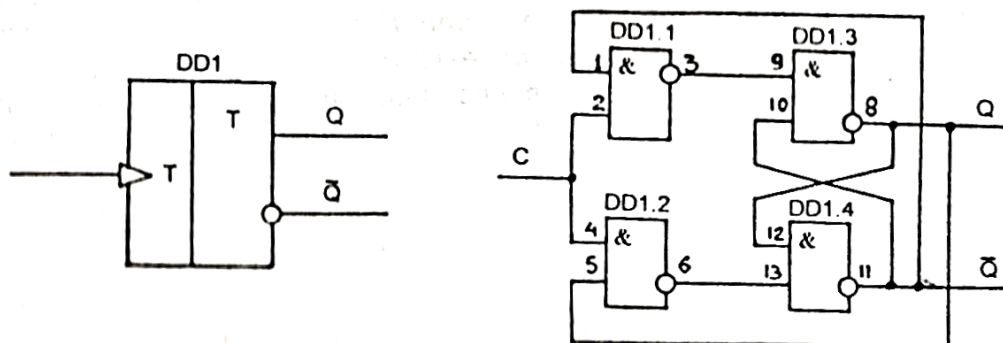


Рис. 5.6.1. Т-триггер: а) условное обозначение;  
б) структурная схема, составленная из четырёх элементов 2И-НЕ.

### **Задание 5.6.1.**

По рисунку 5.6.1б соберите Т-триггер и экспериментально проверьте принцип его работы.

### **Задание 5.6.2.**

1. По рисунку 5.6.2 проанализируйте совместную работу триггеров

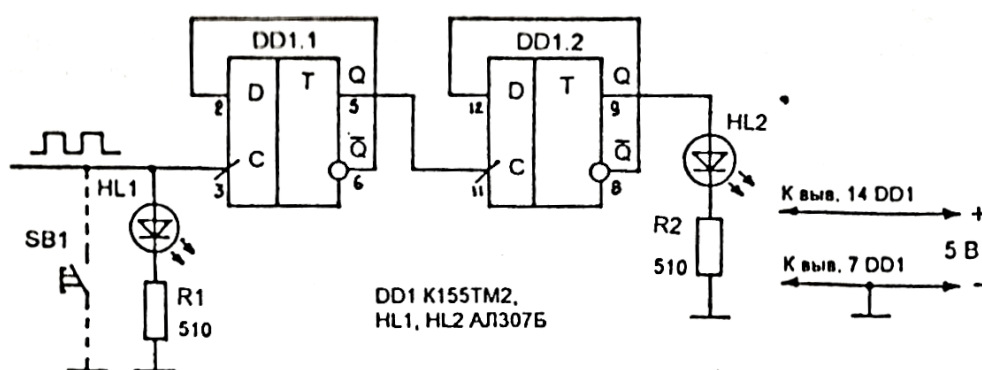


Рис. 5.6.2.

DD1.1 и DD1.2. Объясните, как отличается частота пульсаций светодиодов HL1 и HL2. Почему?

2. Вашу гипотезу проверьте, подавая на вход С триггера DD1.1 импульсы, которые можете формировать генератором, собранным на двух или трёх логических элементах (например, как на рис. 5.5.4) или кнопкой (показано пунктиром).

### Задание 5.6.3.

**Соберите установку для игры «Левый или правый».**

1. По рисунку 5.6.3 соберите схему установки. Она состоит из Т-триггера, включенного как переключатель (Т-триггер), на выходах которого имеется два светодиода - левый (HL1) и правый (HL2). На вход триггера прямоугольные импульсы поступают от собранного на двух логических элементах 2И-НЕ (и) тактового генератора, работающего на частоте около 1000 Гц.

2. Включите питание и следите за состоянием светодиодов. Для контроля за работой генератора к его выходу можете присоединить телефон BF1 (показан пунктиром). Светодиоды горят как бы одновременно. Но это не так. Почему? Это Вы можете объяснить сами, зная принцип работы Т-триггера.

3. Нажмите несколько раз подряд на кнопку SB1. При этом мультивибратор перестает генерировать импульсы и триггер принимает одно из устойчивых состояний, когда горит левый (HL1) или правый (HL2) светодиод.

4. Играющие (их двое) должны отгадать, например, который светодиод погаснет при нажатии кнопки. Условия игры разработайте сами.

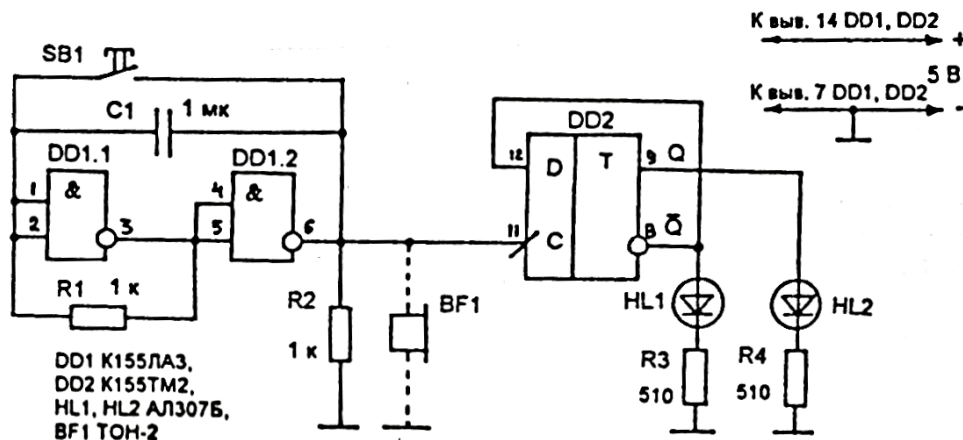


Рис. 5.6.3.

## 5.7 (0101-0111). JK-триггер.

Наибольшее распространение в цифровой технике получил JK-триггер. Он имеет два информационных входа - J и K. Их назначение такое же, как и входов R и S (сброс и установка) у RS-триггеров. Буквы J и K были

выбраны создателями как соседние с буквами R и S в алфавите. JK-триггер имеет также вход С для импульсов синхронизации, прямой Q и инверсный  $\bar{Q}$  выходы.

Существует несколько разновидностей JK-триггеров, отличающихся принципом построения и способом управления. Структурная схема и таблица состояний одного из них приведены на рисунке 5.7.1. Из таблицы видно, что при входных сигналах  $J = 0, K = 0$  состояние выходов не меняется, остаётся таким, каким было в момент установки  $t$  (первая строка таблицы). При одновременной подаче на входы J и K напряжения высокого уровня (1), триггер перебрасывается и переходит в состояние, противоположное предыдущему (последняя строка таблицы). Если на входы J и K подаются противоположные логические уровни, то выходы JK-триггера устанавливаются в такие состояния, как и RS-триггер (вторая и третья строки таблицы).

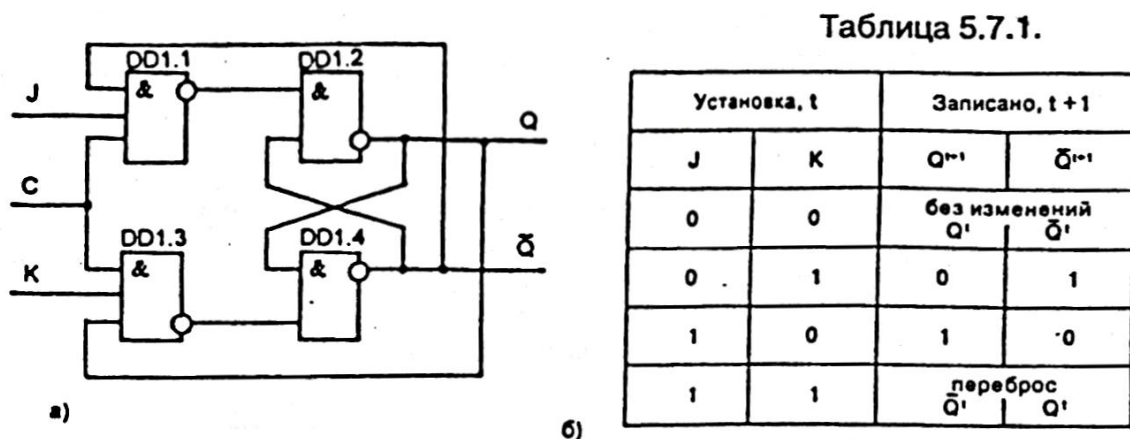


Рис. 5.7.1. JK-триггер: а) структурная схема; б) таблица состояний.

Существенное достоинство JK-триггера в том, что он не имеет запрещённых комбинаций и является универсальным триггерным устройством, так как может выполнять функции любого другого из них.

## 5.8 (0101-1000). JK-триггер К155ТВ1.

Опыты по изучению принципа работы JK-триггера произведём, воспользуясь популярной микросхемой К155ТВ1. Он представляет собой универсальный многоцелевой JK-триггер с расширенной логикой действия (рис.5.8.1).

Триггер имеет инверсные входы S и R, по которым он работает как RS-триггер. Каждый из управляющих входов J и K снабжён трёхвходовым логическим элементом И, о чём свидетельствуют знаки «&» возле них. Поэтому у микросхемы имеются три входа J ( $J_1 - J_3$ ) и три входа K ( $K_1 - K_3$ ). Вход С в режиме приёма и хранения информации служит входом тактовых импульсов, а в счётном режиме - информационным входом. Знак « $\triangle$ » на входе С, острый

которого направлено от микросхемы, свидетельствует о том, что триггер изменяет своё состояние по отрицательному перепаду (срезу, спаду) напряжения тактового импульса. Как видим, JK-триггер K155TB1 имеет девять входов и два выхода: прямой Q и инверсный Q. Питание подаётся к выходам 7 (-5 В) и 14 (+5 В).

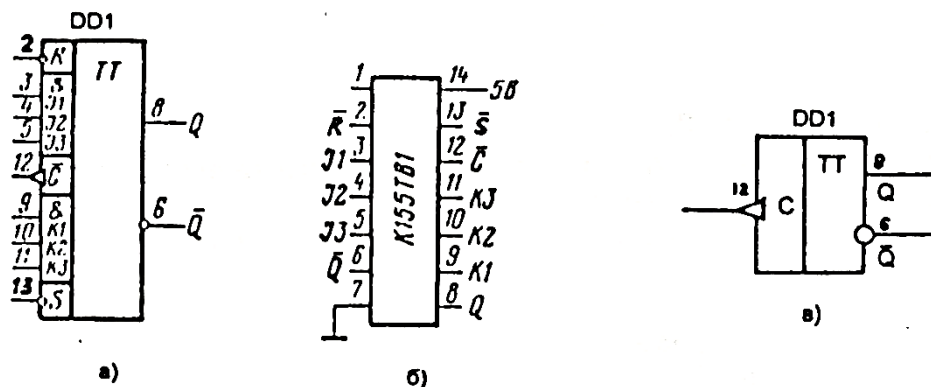


Рис. 5.8.1. JK-триггер K155TB1: а) условное обозначение; б) цоколёвка; в) упрощённое обозначение без указания неиспользованных выводов..

В дальнейшем в наших исследованиях мы будем рисовать условное графическое обозначение триггера упрощённо, не указывая те выходы, которые в работе не участвуют.

### Задание 5.8.1.

**Изучите работу JK-триггера в качестве RS-триггера.**

1. Соберите схему по рисунку 5.8.2 и включите питание. Триггер устанавливается в нулевое или единичное состояние (горит один из светодиодов).

Таблица 5.8.1.

| $\bar{S}$ | $\bar{R}$ | Q | $\bar{Q}$ |
|-----------|-----------|---|-----------|
| 1         | 1         |   |           |
| 1         | 0         |   |           |
| 0         | 1         |   |           |
| 0         | 0         |   |           |

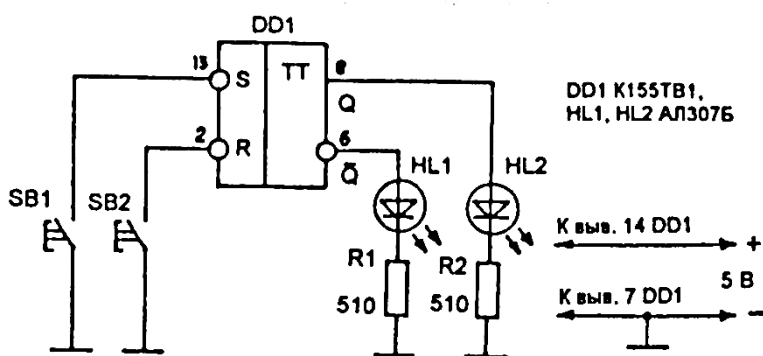


Рис. 5.8.2.



2. Замыкая входы *S* и *R*, кнопками *SB1* и *SB2* на общий провод, убедитесь, что при таком включении *JK*-триггер работает как *RS*-триггер.
3. По результатам экспериментов заполните таблицу состояний триггера (табл.5.8.1).

### **Задание 5.8.2.**

**Изучите работу *JK*-триггера в режиме счёта выходных импульсов (в режиме *D*-триггера).**

1. Соберите схему по рисунку 5.8.3 и включите питание.

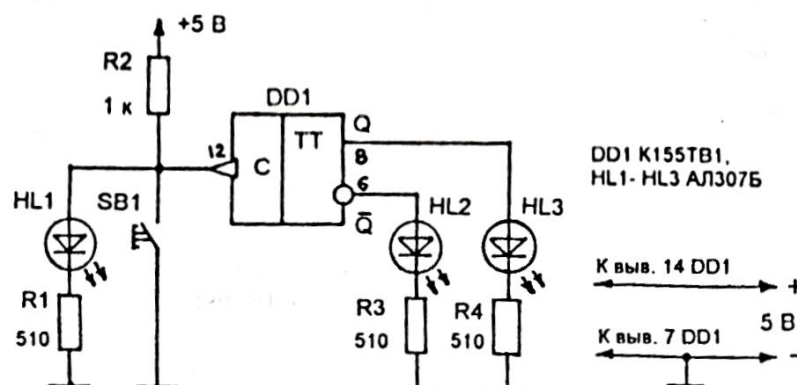


Рис. 5.8.3.

2. Нажимая и отпуская кнопку, чередуйте логические 0 и 1, подаваемые на информационный вход *C*. Обратите внимание, что при каждом нажатии (спаде импульса), триггер переключается в новое состояние.
3. Подсчитайте за определённое время число погасаний светодиодов *HL1* и *HL3*. Правда ли, что триггер делит частоту входных импульсов на 2?

### **Задание 5.8.3.**

**Изучите работу *JK*-триггера в качестве делителя частоты на 2.**

1. Соберите конструкцию по рисунку 5.8.4а, где вход *C* триггера тактового генератора на элементах *DD1.1* - *DD1.3* поступают импульсы большой длительности. Светодиод *HL1*, загораясь, индицирует логическую 1.
2. Внимательно наблюдая за состоянием светодиодов *HL1* - *HL3*, постройте совмещённые во времени графики входного и выходного напряжений. Они должны получиться такими, какие даны на рисунке 5.8.4б.

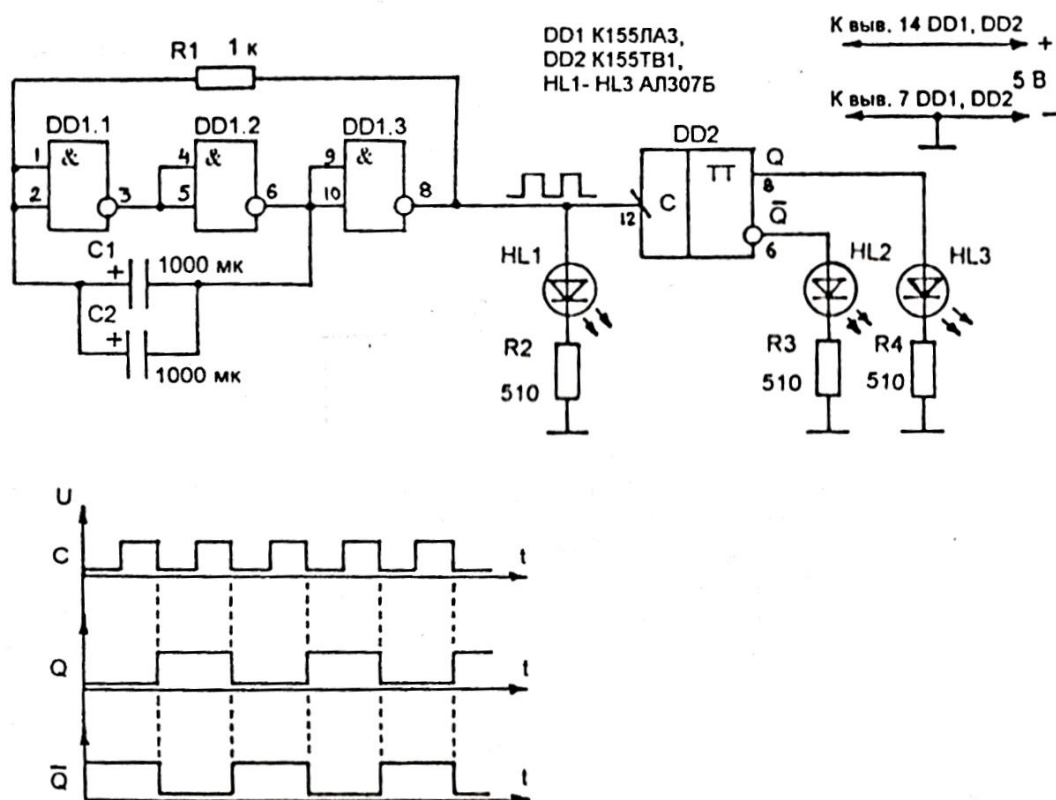


Рис. 5.8.4.

3. Ответьте:

- как отличается количество импульсов за определённое время на входе С и выходах Q или  $\bar{Q}$ ?
- как делит триггер частоту входных импульсов?
- фронт импульса или его спад переводит триггер в новое состояние?
- в чём заключается сходство и различие между графиками, показанными на рисунках 5.5.7б и 5.8.4б?

### **Задание 5.8.4.**

**Исследуйте работу JK-триггера в режиме счёта при разных логических состояниях входов J1 - J3 и K1 - K3.**

- Соберите схему по рисунку 5.8.5. Тактовый генератор соберите по рисунку 5.8.4. Убедитесь, что триггер работает как делитель частоты на 2.
- Помня о том, что неподключение входов никуда означает наличие на них логической 1, замкните одновременно по одному или несколько входов J и K с общим минус-проводом. Обратите внимание, что входные импульсы (светодиод HL1 мигает) состояния триггера не меняют.
- Пусть во всех входах J высокое напряжение (логическая 1, выводы

никуда не подключены). Один или несколько выводов К замкните с общим проводом (подайте логический 0). При этом по спаду импульса высокого уровня на входе С триггер устанавливается в единичное состояние (загорается светодиод HL3) независимо от того, в каком состоянии находился до этого.

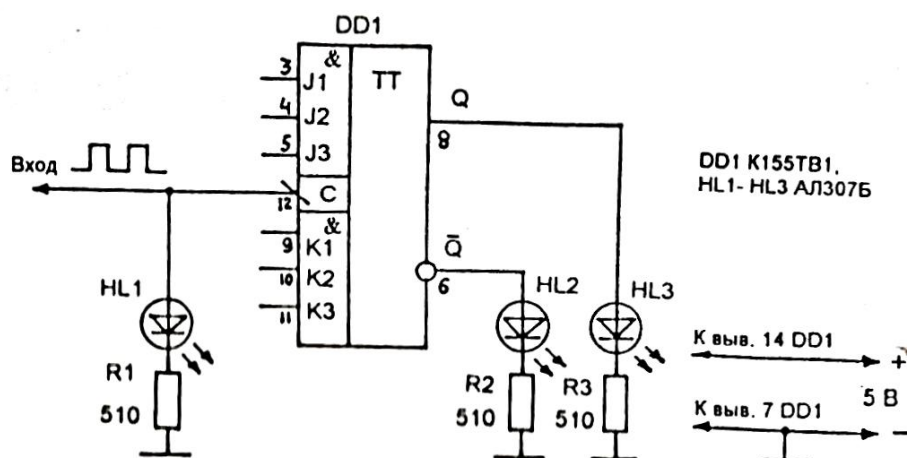


Рис. 5.8.5.

4. Оставьте все входы К свободными (на них 1), замкните один или несколько входов J с общим проводом (0). Теперь спад импульса приводит триггер в нулевое состояние (светодиод HL3 погаснет, если он до этого горел).
5. Сделайте общий вывод о том, как работает JK-триггер в режиме счёта при различных состояниях входов.

### **Задание 5.8.5.**

Повторив результаты экспериментов, проведённых по заданиям 5.8.2 - 5.8.4, сделайте общий вывод о принципе работы JK-триггера. Он примерно может быть таков.

1. JK-триггер при напряжении высокого уровня (логическая 1) на всех входах J и K работает как триггер со счетным входом, когда спад каждого импульса на тактовом входе С меняет логическое состояние выходов Q и  $\bar{Q}$  на противоположное.
2. Если хотя бы на одном входе J и на одном входе K одновременно действует напряжение низкого уровня, то поступающие на вход С импульсы состояния JK-триггера не меняют.
3. Если на всех входах J присутствует логическая 1, а хотя бы на одном входе K - логический 0, то по спаду импульса на входе С JK-триггер устанавливается в единичное состояние ( $Q = 1$ ,  $\bar{Q} = 0$ ).
4. Если на всех входах K имеется логическая 1, а хотя бы на одном входе J - логический 0, то по спаду импульса на входе С JK-триггер устанавливается в нулевое состояние ( $Q = 0$ ,  $\bar{Q} = 1$ ).



---

### **Задание 5.8.6.**

Ещё раз ознакомьтесь с заданиями 5.8.2 и 5.8.3 и самостоятельно соберите установку для игры «левый или правый» на микросхеме K155ТВ1, включенного в режиме входных импульсов (см. задание 5.8.3). Испытайте её в работе.

## **Литература.**

1. Головин П. П. Школьный физико-технический кружок. -М.: Просвещение, 1991. -159 с.
2. Партин А. С., Борисов В. Г. Введение в цифровую технику. -М.: Радио и связь, 1987. -65 с.
3. Шило В. Л. Популярныe цифровые микросхемы: Справочник. -Челябинск: Металлургия, 1989. -352 с.

## **Содержание.**

|                                                                       |           |
|-----------------------------------------------------------------------|-----------|
| <b>Введение.....</b>                                                  | <b>3</b>  |
| <b>1 (0001). Система счисления в цифровой технике.....</b>            | <b>6</b>  |
| 1.1 (0001-0001). Цифровая техника в современной жизни.....            | 6         |
| 1.2 (0001-0010). Система счисления.....                               | 6         |
| 1.3 (0001-0011). Двоичная система счисления.....                      | 8         |
| 1.4 (0001-0100). Двоичный четырёхразрядный код.....                   | 8         |
| 1.5 (0001-0101). Двоичные числа в ЭВМ как электрические импульсы..... | 9         |
| <b>2 (0010). Логические элементы.....</b>                             | <b>11</b> |
| 2.1 (0010-0001). Основной логический элемент И.....                   | 11        |
| 2.2 (0010-0010). Основной логический элемент ИЛИ.....                 | 12        |
| 2.3 (0010-0011). Основной логический элемент НЕ.....                  | 13        |
| 2.4 (0010-0100). Комбинированный логический элемент И-НЕ.....         | 14        |
| 2.5 (0010-0101). Комбинированный логический элемент ИЛИ-НЕ.....       | 15        |
| 2.6 (0010-0110). Сводная таблица логических элементов.....            | 16        |
| 2.7 (0010-0111). Демонстрационные блоки логических элементов.....     | 17        |

---



|                                                                                               |           |
|-----------------------------------------------------------------------------------------------|-----------|
| <b>3 (0011). Цифровые микросхемы.....</b>                                                     | <b>18</b> |
| 3.1 (0011-0001). Серии цифровых микросхем.....                                                | 18        |
| 3.2 (0011-0010). Питание микросхем.....                                                       | 19        |
| 3.3 (0011-0011). Знакомство с микросхемой К155ЛА3.....                                        | 23        |
| 3.4 (0011-0100). Проверка исправности микросхемы.....                                         | 22        |
| 3.5 (Логические уровни микросхемы.....                                                        | 23        |
| 3.6 (0011-0110). Индикация логических состояний.....                                          | 25        |
| 3.7 (0011-0111). Электрическая схема логического элемента 2И-НЕ.....                          | 27        |
| 3.8 (0011-1000). Элемент И-НЕ как элемент НЕ.....                                             | 30        |
| 3.9 (0011-1001). Элемент 2И-НЕ как элемент И.....                                             | 31        |
| 3.10 (0011-1010). Элемент 2И-НЕ как элемент ИЛИ.....                                          | 32        |
| 3.11 (0011-1011). Основные логические элементы на базе элемента 2ИЛИ-НЕ.....                  | 33        |
| <b>4 (0100). Мультивибратор.....</b>                                                          | <b>36</b> |
| 4.1 (0100-0001). Симметричный мультивибратор.....                                             | 36        |
| 4.2 (0100-0010). Мультивибратор с регулируемой частотой.....                                  | 37        |
| 4.3 (0100-0011). Мультивибратор - переключатель ламп.....                                     | 39        |
| 4.4 (0100-0100). Мультивибратор как звуковой генератор.....                                   | 40        |
| 4.5 (0100-0101). Мультивибратор - генератор импульсов прямоугольной формы.....                | 41        |
| 4.6 (0100-0110). Исследование работы мультивибраторов, собранных на логических элементах..... | 43        |
| 4.7 (0100-0111). Мультивибратор на трёх логических элементах.....                             | 46        |
| 4.8 (0100-1000). Мультивибратор на четырёх логических элементах.....                          | 50        |
| 4.9 (0100-1001). Совместная работа двух мультивибраторов.....                                 | 51        |
| 4.10 (0100-1010). Ждущий мультивибратор.....                                                  | 53        |
| <b>5 (0101). Триггеры.....</b>                                                                | <b>57</b> |
| 5.1 (0101-0001). Триггер.....                                                                 | 57        |
| 5.2 (0101-0010). Асинхронный RS-триггер.....                                                  | 58        |
| 5.3 (0101-0011). Синхронный RS-триггер.....                                                   | 62        |
| 5.4 (0101-0100). D-триггер.....                                                               | 66        |
| 5.5 (0101-0101). D-триггеры микросхемы К155ТМ2.....                                           | 68        |
| 5.6 (0101-0110). Т-триггер.....                                                               | 73        |
| 5.7 (0101-0111). JK-триггер.....                                                              | 75        |
| 5.8 (0101-1000). JK-триггер К155ТВ1.....                                                      | 76        |
| <b>Литература.....</b>                                                                        | <b>81</b> |
| <b>Содержание.....</b>                                                                        | <b>81</b> |